

Professional Multi-Effect Processor

SPX1000

SERVICE MANUAL



■ CONTENTS (目次)

SPECIFICATIONS (総合仕様).....	2
CIRCUIT BOARD LAYOUT & WIRING (ユニットレイアウト&結線図).....	4
PANEL LAYOUT (パネルレイアウト).....	6
BLOCK DIAGRAM (ブロックダイアグラム).....	7
DIMENSIONS (寸法図).....	7
LSI DATA TABLE (LSI端子機能表).....	8
IC BLOCK DIAGRAM (ICブロック図).....	12
DISASSEMBLY PROCEDURE (分解手順).....	15
CHECKS & ADJUSTMENTS (検査と調整).....	18/20
MIDI DATA FORMAT (MIDIデータフォーマット).....	22/31
DIGITAL I/O MODE (デジタルI/Oモード).....	37
INPUT MODE (インプットモード).....	38
EFFECT MODE (エフェクトモード).....	39
MIDI IMPLEMENTATION CHART.....	40
CIRCUIT BOARDS (シート基板図).....	42
TEST PROGRAM (テストプログラム).....	50
PARTS LIST	

IMPORTANT NOTICE

This manual has been provided for the use of authorized Yamaha Retailers and their service personnel. It has been assumed that basic service procedures inherent to the industry, and more specifically Yamaha Products, are already known and understood by the users, and have therefore not been restated.

WARNING: Failure to follow appropriate service and safety procedures when servicing this product may result in personal injury, destruction of expensive components and failure of the product to perform as specified. For these reasons, we advise all Yamaha product owners that all service required should be performed by an authorized Yamaha Retailer or the appointed service representative.

IMPORTANT: The presentation or sale of this manual to any individual or firm does not constitute authorization, certification, recognition of any applicable technical capabilities, or establish a principle-agent relationship of any form.

The data provided is believed to be accurate and applicable to the unit(s) indicated on the cover. The research, engineering, and service departments of Yamaha are continually striving to improve Yamaha products. Modifications are, therefore, inevitable and changes in specification are subject to change without notice or obligation to retrofit. Should any discrepancy appear to exist, please contact the distributor's Service Division.

WARNING: Static discharges can destroy expensive components. Discharge any static electricity your body may have accumulated by grounding yourself to the ground buss in the unit (heavy gauge black wires connect to this buss).

IMPORTANT: Turn the unit OFF during disassembly and parts replacement. Recheck all work before you apply power to the unit.

This product uses a lithium battery for memory back-up.

WARNING: Lithium batteries are dangerous because they can be exploded by improper handling. Observe the following precautions when handling or replacing lithium batteries.

- Leave lithium battery replacement to qualified service personnel.
- Always replace with batteries of the same type.
- When installing on the PC board, solder using the connection terminals provided on the battery cells. Never solder directly to the cells. Perform the soldering as quickly as possible.
- Never reverse the battery polarities when installing.
- Do not short the batteries.
- Do not attempt to recharge these batteries.
- Do not disassemble the batteries.
- Never heat batteries or throw them into fire.

ADVARSEL!

Lithiumbatteri. Eksplosionsfare.

Udskiftning må kun foretages af en sagkyndig, og som beskrevet i servicemanualen.

■ SPECIFICATIONS

ELECTRICAL CHARACTERISTICS	
FREQ. RESPONSE	20Hz~20kHz
DYNAMIC RANGE	90dBm (TYPICAL)
DISTORTION	0.03% (@1kHz)
INPUT	
NUMBER OF CHANNEL	UNBALANCED X2(PHONE JACK)
NOMINAL LEVEL	+4/-20dBm SWITCHABLE
IMPEDANCE	50KΩ (STEREO-IN), 25KΩ (MONO)
LEVEL CONTROL	ROTARY CONTINUOUS
A/D CONVERSION	
NUMBER OF CHANNELS	2 (AD CONVERTER X1)
SAMPLING FREQ.	44.1kHz (EXCEPT D-IN)
QUANTIZATION	16bits
D/A CONVERSION	
NUMBER OF CHANNELS	2
SAMPLING FREQ.	44.1kHz (EXCEPT D-IN)
QUANTIZATION	16bits
OUTPUT	
NUMBER OF CHANNEL	UNBALANCED X2(PHONE JACK)
NOMINAL LEVEL	+4/-20dBm SWITCHABLE
IMPEDANCE	220Ω
MEMORY	
PRESETS (ROM)	1~40
USER MEMORY (RAM)	41~99
MIDI CONTROL	
	PROGRAM CHANGE (MEMORY SELECT) NOTE ON (MIDI BASE KEY SELECT) CONTROL CHANGE BUKDUMP & LOAD (PARAMETER DUMP)
FRONT PANEL	
CONTROLS	INPUT LEVEL
KEYS	PARAM. INC/DEC, PARAMETER, SCROLL BACK, LEVEL, EQ, INT. PARAM, EXT CTRL ASSIGN SOTRE, MEMORY INC/DEC, RECALL, UTILITY, TRIGGER, BYPASS
DISPLAY	16 CHARA. X2 LINE LCD 2 DIGIT 7 SEGMENT LED (MEM#) 2 ch. 8 SEGMENT LED (LEVEL METER)
CONNECTORS	EXT CTRL/FOOT VOL JACK X2
REAR PANEL	
CONNECTORS	INPUT (PHONE JACK X 2) OUTPUT (PHONE JACK X 2) MIDI IN, THRU/OUT (DIN 5P X 2) DIGITAL I/O (DIP 8P X 2) TRIGGER1 SW (PHONE JACK) TRIGGER2 SW (ANALOG) (PHONE JACK) MEMORY INC/DEC (PHONE JACK) BYPASS (PHONE JACK) INPUT/OUTPUT LEVEL SW MIDI THRU/OUT SW TRIGGER2 (ANALOG) LEVEL SW
SWITCH	
GENERAL	
POWER SUPPLY	US & CANADA: 120V, 60Hz, 22W GENERAL: 220-240V, 50/60Hz, 22W
DIMENSIONS (W X H X D)	480 X 45.2 X 315 (mm)

• 0dB = 0.775Vr.m.s

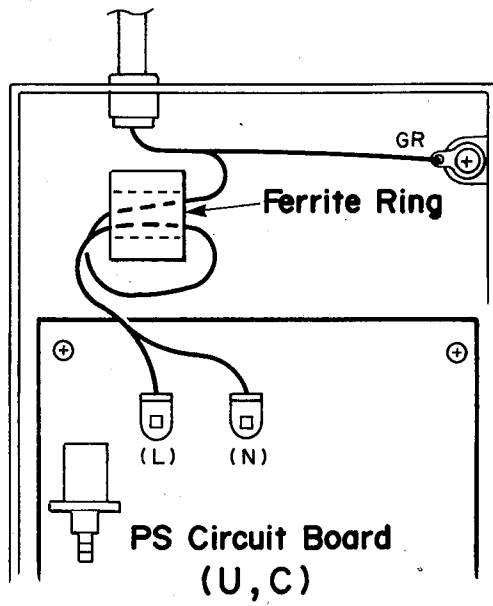
■ 総合仕様

電気的性能	
周波数特性	20Hz~20KHz
ダイナミックレンジ	90dBm(ディレイモード, TYPICAL)
歪率	0.03%(@1KHz)
入力	
チャンネル数	2ch
入力レベル	+4/-20dBm
入力インピーダンス	50KΩ
出力	
チャンネル数	2ch
出力レベル	+4/-20dBm
出力インピーダンス	220Ω
AD/DA変換	
チャンネル数	2ch
サンプリング周波数	44.1KHz(EXT CLK使用の時を除く)
量子化ビット数	16ビット(エンファシス50μs/15μs)
デジタル入/出力	
フォーマット	ヤマハフォーマット(24ビット2ch)
コネクター	8ピンDIN
メモリー	
プリセットプログラム	1~40
ユーザプログラム	41~99
MIDIコントロール	
プログラムチェンジ	メモリーセレクト
ノートオン	ピッチセレクト
コントロールチェンジ	パラメータコントロール
バルクダンブ	メモリーパラメータ送/受信 プログラムチェンジ対応表 コントロールアサインテーブル ユーザ・ERパターン システムセットアップデータ
フロントパネル	
コントロール	インプットレベル
キー	パラメータ△▽、SCROLL BACK、 PARAM、EQ、INT. PARAM、 LEVEL、EXTCTRL ASSIGN、メ モリー△▽、RECALL、UTILITY、 TRIGGER、BYPASS
表示	16文字×2行LCD(LED照明付き) 2桁7セグメントLED(メモリーナンバー) 2ch 8素子LED(レベルメータ) 4素子LED(入力モード表示) 3素子LED(デジタルI/Oモード表示)
コネクター	外部コントローラー用ジャック×2

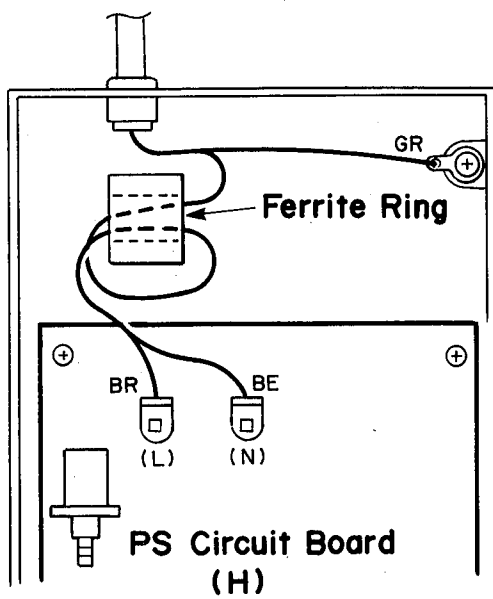
リアパネル	
コネクター	INPUT L/R(ホーンジャック×2) OUTPUT L/R(ホーンジャック×2) MIDI IN, THRU/OUT (5P DIN×2) DIGITAL I/O(8P DIN×2) TRIGGER2[ANALOG] (ホーンジャック) TRIGGER1 [SW] (ホーンジャック) MEMORY INC/DEC (ホーンジャック) BYPASS(ホーンジャック)
スイッチ	インプットレベルスイッチ アウトプットレベルスイッチ MIDI THRU/OUTスイッチ トリガー2 [ANALOG] レベルスイッチ
電源、消費電力	
	AC100V、18W AC120V、22W AC220V-240V、22W
寸法	
	480(H)×45.2(H)×315(D)
重量	
	3.7kg

■ CIRCUIT BOARD LAYOUT & WIRING (ユニットレイアウト & 結線図)

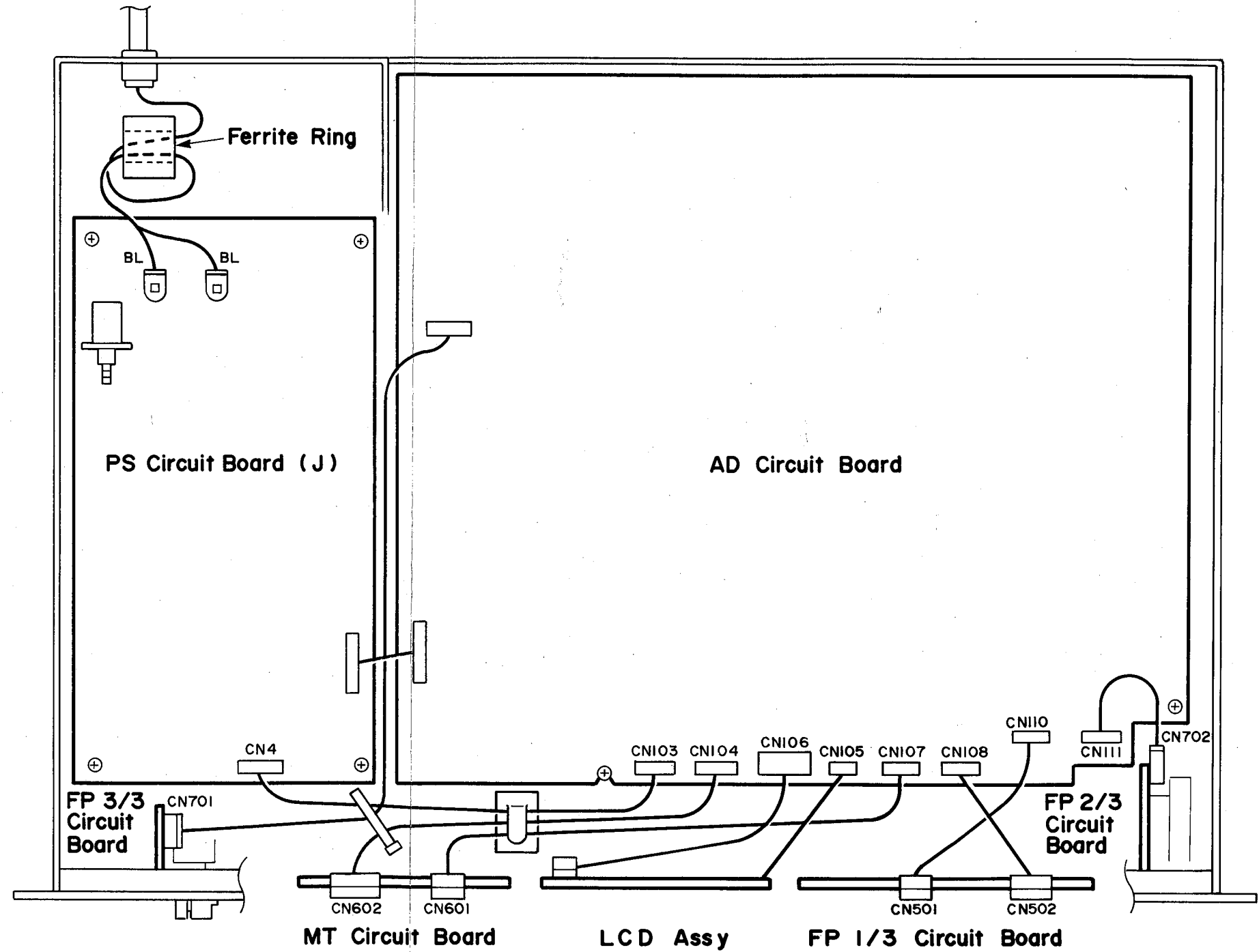
U. S. & Canadian Models



European Model



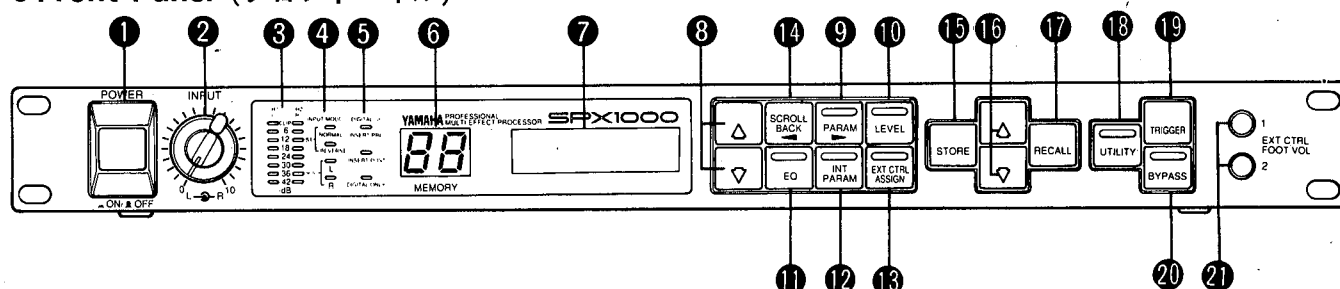
Japanese Model



SPX1000

■ PANEL LAYOUT (パネルレイアウト)

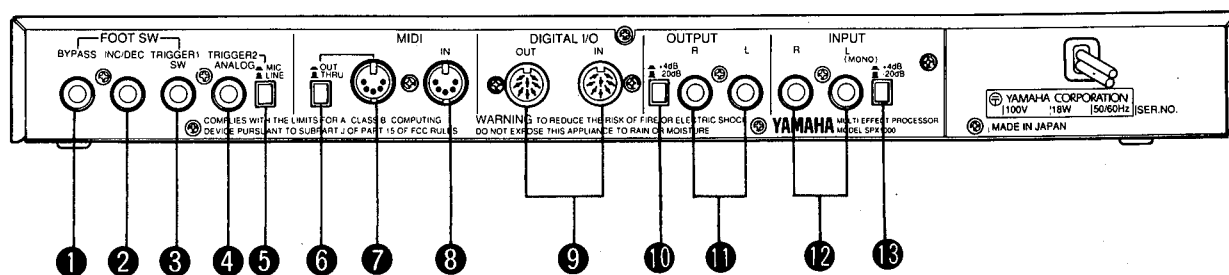
● Front Panel (フロントパネル)



- ① POWER ON/OFF Switch
- ② INPUT Level Controls
- ③ INPUT Level Meter
- ④ INPUT MODE Indicators
- ⑤ DIGITAL I/O Indicators
- ⑥ LED Memory Number Display
- ⑦ LCD
- ⑧ Parameter Δ and ∇ Keys
- ⑨ PARAM Key
- ⑩ LEVEL Key
- ⑪ EQ Key
- ⑫ INT PARAMETER Key
- ⑬ EXT CTRL ASSIGN Key
- ⑭ SCROLL BACK Key
- ⑮ STORE Key
- ⑯ Program Select Δ and ∇ Keys
- ⑰ RECALL Key
- ⑱ UTILITY Key
- ⑲ TRIGGER Key
- ⑳ BYPASS Key
- ㉑ EXT CTRL/FOOT VOL 1 and 2 Jacks

- ① POWER スイッチ
- ② INPUT レベルコントロール
- ③ INPUT レベルメーター
- ④ INPUT モードLED
- ⑤ デジタルI/OモードLED
- ⑥ MEMORY No. ディスプレイ
- ⑦ LCD
- ⑧ PARAMETER アップ/ダウンキー
- ⑨ PARAMETER キー
- ⑩ LEVEL/BALANCE 設定キー
- ⑪ EQ キー
- ⑫ INT PARAMETER キー
- ⑬ EXT CTRL ASSIGN キー
- ⑭ SCROLL BACK キー
- ⑮ STORE キー
- ⑯ メモリー No. アップ/ダウンキー
- ⑰ RECALL キー
- ⑱ UTILITY キー
- ⑲ TRIGGER キー
- ⑳ BYPASS キー
- ㉑ エクスターナルコントローラー/フットコントローラー入力端子

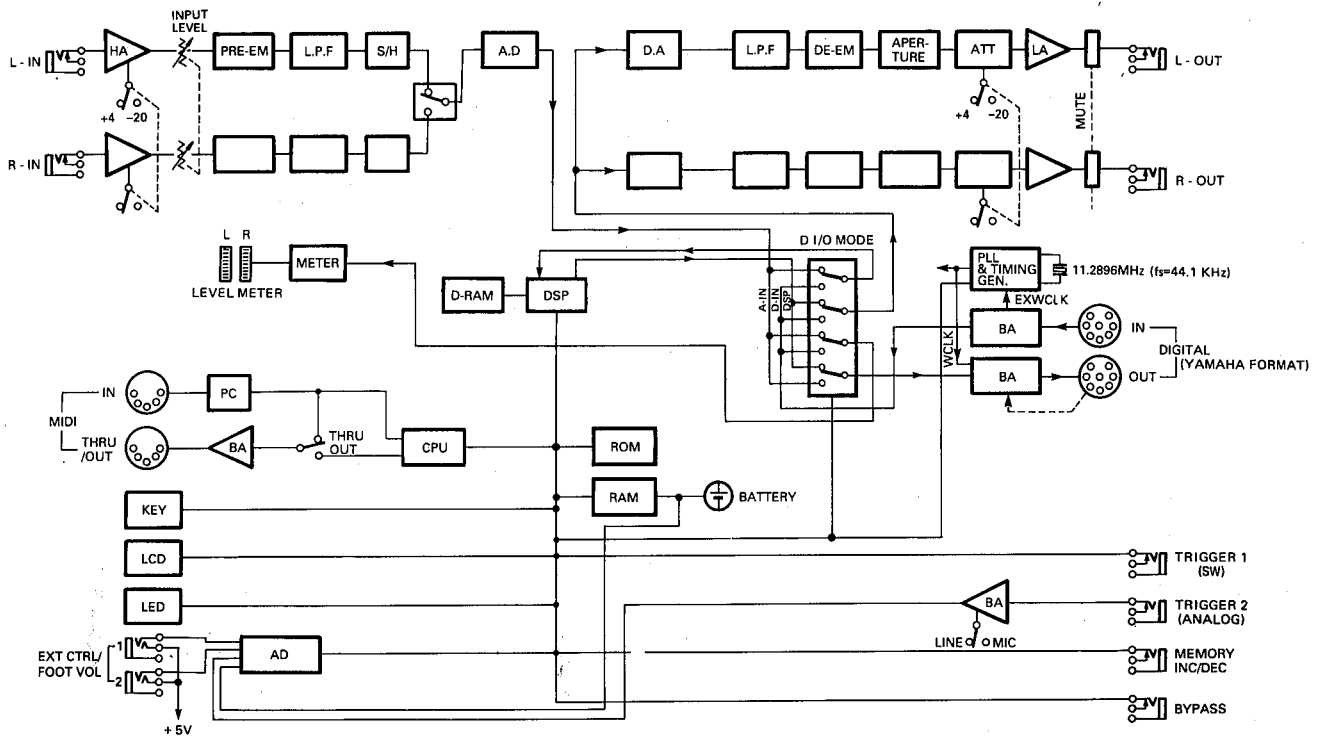
● Rear Panel (リアパネル)



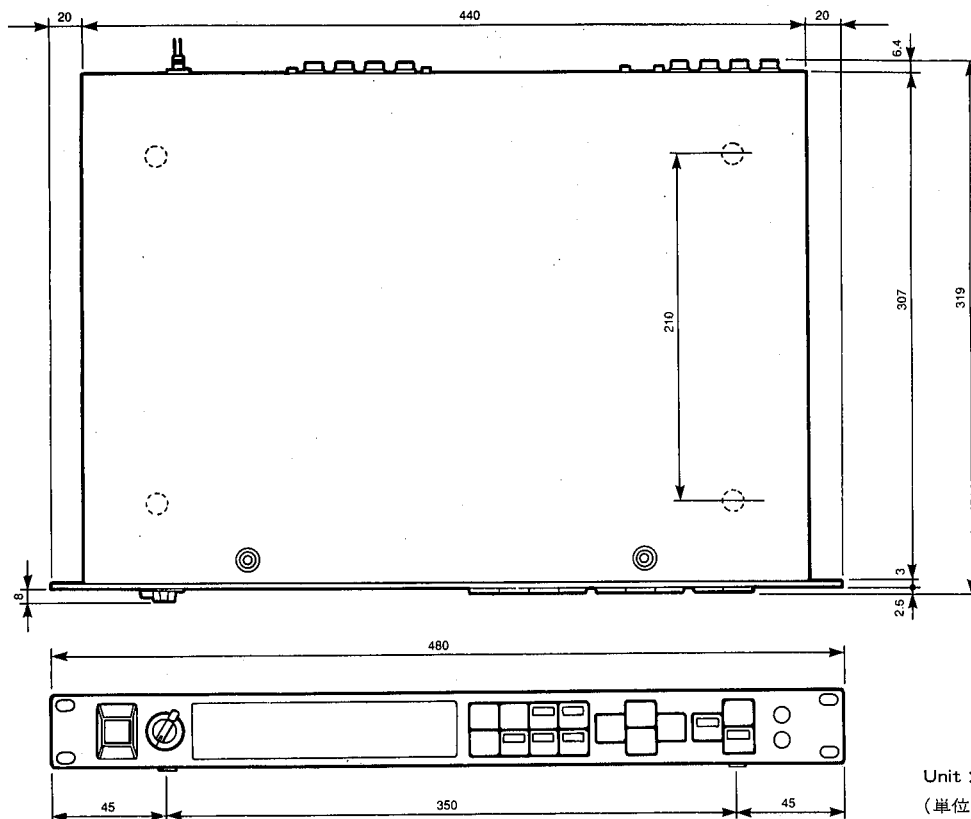
- ① BYPASS Footswitch Jack
- ② INC/DEC Footswitch Jack
- ③ TRIGGER 1 SW Footswitch Jack
- ④ TRIGGER 2 ANALOG Jack
- ⑤ MIC/LINE Switch
- ⑥ MIDI OUT/THRU Switch
- ⑦ MIDI OUT/THRU Terminal
- ⑧ MIDI IN Terminal
- ⑨ DIGITAL IN and OUT Connectors
- ⑩ OUTPUT Level Switch
- ⑪ R & L OUTPUT Connectors
- ⑫ L (MONO) & R INPUT Connectors
- ⑬ INPUT Level Switch

- ① バイパス用フットSW端子
- ② MEMORY NO切替用フットSW 端子
- ③ TRIGGER 用フットSW 端子
- ④ アナログトリガー端子
- ⑤ アナログトリガーレベル切替スイッチ
- ⑥ MIDI OUT/THRU切替スイッチ
- ⑦ MIDI OUT or THRU 端子
- ⑧ MIDI IN 端子
- ⑨ DIGITAL I/O 端子
- ⑩ 出力レベル切替スイッチ
- ⑪ 出力端子
- ⑫ 入力端子
- ⑬ 入力レベル切替スイッチ

BLOCK DIAGRAM (ブロックダイアグラム)



DIMENSIONS (寸法図)



Unit : mm
(単位)

■ LSI DATA TABLE (LSI端子機能表)

● HD63B03P (IG105200) CPU

Pin No.	Name	I/O	Function	Pin No.	Name	I/O	Function
1	Vss		Ground	21	Vcc		Power Supply (+5V)
2	XTAL	I	Clock	22	A15	O	Address bus
3	EXTAL	I					
4	NMI	I	Non-maskable Interrupt	23	A14	O	
5	IRQ	I	Interrupt Request	24	A13	O	
6	RESET	I	Reset	25	A12	O	
7	STBY	I	Stand-by mode Signal	26	A11	O	
8	P20	I/O	Port	27	A10	O	
9	P21	I/O					
10	P22	I/O					
11	P23	I/O					
12	P24	I/O	(Data bus /) Address bus	28	A9	O	
13	A0/P10	I/O		29	A8	O	
14	A1/P11	I/O		30	D7/A7	I/O	
15	A2/P12	I/O		31	D6/A6	I/O	
16	A3/P13	I/O		32	D5/A5	I/O	
17	A4/P14	I/O	Address bus (/ Port)	33	D4/A4	I/O	
18	A5/P15	I/O		34	D3/A3	I/O	
19	A6/P16	I/O		35	D2/A2	I/O	
20	A7/P17	I/O		36	D1/A1	I/O	
				37	D0/A0	I/O	Read/Write control Address strobe Enable
				38	R/W	I	
				39	AS	O	
				40	E	I	

● HD63B50P (IG147300) Asynchronous Communications Interface Adapter

Pin No.	Name	I/O	Function	Pin No.	Name	I/O	Function
1	Vss		DC supply 0V	13	R/W	I	Read/Write
2	RXD	I	Receive data	14	E	I	Enable
3	RXC	I	Receive clock	15	D7	I/O	Data bus
4	TXC	O	Transmit clock	16	D6	I/O	
5	RTS	I/O	Request to send	17	D5	I/O	
6	TXD	O	Transmit data	18	D4	I/O	
7	IRQ	I	Interrupt request	19	D3	I/O	
8	CS0	I	Chip select	20	D2	I/O	
9	CS2	I					
10	CS1	I					
11	RS	I	Resist select	21	D1	I/O	
12	Vcc		DC supply (+5.0V)	22	D0	I/O	
				23	DCD	I	Data carrier detect
				24	CTS	I	Clear to send

● HD63B21P (XB258001) PIA (Peripheral Interface Adapter)

PIN No.	NAME	I/O	FUNCTION	PIN No.	NAME	I/O	FUNCTION
1	Vss		Ground	21	R/W	I	Read/Write Control
2	PA ₀	} Peripheral Data Bus (port A)		22	CS ₀	I	} Chip Select
3	PA ₁						
4	PA ₂						
5	PA ₃			} Enable			
6	PA ₄						
7	PA ₅						
8	PA ₆						
9	PA ₇			} Data Bus			
10	PB ₀						
11	PB ₁						
12	PB ₂						
13	PB ₃						
14	PB ₄	} Peripheral Data Bus (port B)					
15	PB ₅						
16	PB ₆						
17	PB ₇						
18	CB ₁	} Peripheral Control					
19	CB ₂						
20	Vcc		DC Supply				
				25	E	I	} Enable
				26	D ₇	I/O	
				27	D ₆	I/O	} Data Bus
				28	D ₅	I/O	
				29	D ₄	I/O	
				30	D ₃	I/O	
				31	D ₂	I/O	
				32	D ₁	I/O	} Reset
				33	D ₀	I/O	
				34	RES	I	
				35	RS ₁	I	} Register Select
				36	RS ₀	I	
				37	IRQB	I	} Interrupt request
				38	IRQA	I	
				39	CA ₂	I	} Peripheral Control
				40	CA ₁	I	

• YM3807 (IT380700) Modulation Data Generator

Pin No.	Name	I/O	Function	Pin No.	Name	I/O	Function
1	NC			24	VSS		Power supply ground
2	MDSIO	I	Inputs data to add to the waveform data inside MOD	23	CDO	O	CD interface serial data output
3	MDSI1	I		22	CDI	I	CD interface serial data input
4	MDSO0	O		Outputs MOD internal waveform data with the same data format as MDSIO.	21	NC	
5	MDSO1	O	20		XCLK	I	CD interface transmission clock input
6	MOD0	O	Outputs waveform data for all channels inside MOD.	19	XMD	I	Selects 1/16 mode (asynchronous) or 1/1 mode (synchronous) for the CD interface
7	MOD1	O		18	$\overline{\text{CRS}}$	I	CD counter reset
8	MOD2	O		17	CLK	I	3.2MHz
9	MOD3	O		16	$\overline{\text{IC}}$	I	Initial clear
10	MOD4	O		15	$\overline{\text{SYNCW}}$	I	Sync signal input. One 64th of the master clock.
11	MOD5	O		14	MOD7	O	Outputs waveform data for all channels inside MOD.
12	VDD		Power supply +5V	13	MOD6	O	

• ADC0844CCN (XC521001) A/D CONVERTER

Pin No.	Name	I/O	Function	Pin No.	Name	I/O	Function
1	$\overline{\text{RD}}$	I	Read control	11	D6	I/O	Data bus
2	$\overline{\text{CS}}$	I	Chip select	12	D5	I/O	
3	CH1	I	Analog in	13	D4	I/O	
4	CH2	I		14	D3/A3	I/O	Data bus/Address bus
5	CH3	I		15	D2/A2	I/O	
6	CH4	I		16	D1/A1	I/O	
7	AG		Analog ground	17	D0/A0	I/O	
8	VREF	I	Reference voltage	18	$\overline{\text{INTR}}$	O	Interrupt request
9	D7	I/O	Data bus	19	$\overline{\text{WR}}$	I	Write control
10	DG		Digital ground	20	Vcc		Power supply

• YM6104 (XE788A00) DEQ2 (Digital Equalizer 2)

Pin No.	Name	I/O	Function	Pin No.	Name	I/O	Function
1	VDD	I	+5V	12	V _{ss}	I	Earth (Ground)
2	XHD	I	Alteration of Sync. (=+5V) or Asynch. (=0V) for CDI input terminal (Synch: 1:1), Asynch: 16:1)	13, 14	SI0, SI1	I	INPUT for Serial data signal
3	CRS	I	Initialized Serial Control Interface	15, 16	SO0, SO1	O	OUTPUT for Serial data signal
4	CDI	I	Inputs of μ PGM, Para, Ser. Cont. Data of Control Reg.	17	OVF	O	Detector for OVER Flow
5	CDO	O	Outputs of μ PGM, Para, Ser Cont. Data of Control Reg.	18	TEST	I	For test. Normally connecting to +5V
6	XCLK	I	In/Out clock for CDI & CDO	19	C2	O	Output is delayed Data of 2nd bit of P. Reg. by 1 bit.
7	TRG	I	Determins transmit timing of PARA. to Para. Reg. from T BFR.	20	C1	O	Output is delayed Data of 1st bit of P. Reg. by 1 bit.
8	ESL	I	Timing determination of data for External at Ext. Shift CLK	21	C0	O	Output is delayed Data of 0 bit of P. Reg. by 1 bit.
9	ELD	I	Timing determination of data for Inner at Ext. Shift CLK	22	CEMD	I	+5V: It's necessary to input 2 Byte for CE to CDI 0V: It needs not to have a data for CE to CDI
10	ECLK	I	Input Shift CLK of IN/OUT SR at Ext Shift CLK	23	\overline{IC}	I	Initialized for DEQ
11	CLK	I	System Clock	24	Sync	I	Synchro. signal for system

• YM3934 (XE798A00) PMM 2 (Peak Meter Module 2)

Pin No.	NAME	I/O	FUNCTION	Pin No.	NAME	I/O	FUNCTION
1	NC			33	NC		
2	NC			34	NC		
3	NC			35	NC		
4	DB11	O	Meter data output	36	DI00	I	Digital in data
5	DB10	O		37	DI01	I	
6	DB9	O		38	DI02	I	
7	DB8	O		39	DI03	I	
8	DB7	O		40	DI04	I	
9	DB6	O		41	DI05	I	
10	NC			42	NC		
11	DB5	O		43	DI06	I	
12	DB4	O		44	DI07	I	
13	DB3	O		45	DI08	I	
14	DB2	O		46	DI09	I	
15	DB1	O		47	DI10	I	
16	DB0	O	48	DI11	I		
17	NC		49	NC			
18	NC		50	NC			
19	NC		51	NC			
20	NC		52	NC			
21	OVD	I	Overflow data	53	HT1	I	Falling and holding times are determined by these inputs.
22	IMODE	I	Output mode control	54	HT0	I	
23	IMODE	I	Input mode control	55	FT1	I	
24	NC			56	FT0	I	
25	TST	I	Test pin	57	V _{ss}		Ground Power supply
26	V _{DD}		Power supply	58	V _{DD}		
27	V _{SS}		Ground	59	NC		
28	ICLK	I	System clock input	60	C3	O	Channel select
29	SYNC	I	Synch. pulse	61	C2	O	
30	RST	I	Initial reset	62	C1	O	
31	DIEN	I	Digital input enable	63	C0	O	
32	NC			64	NC		

SPX1000

• YM6007 (XF164A00) DSP 2 (Digital Signal Processor 2)

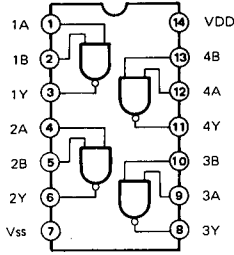
PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	D18	I/O	Data bus	65	NC		Serial control data output
2	D17	I/O		66	CDO	O	
3	D16	I/O	Power supply	67	CDI	I	Power supply
4	NC			68	V _{DD}	I	Serial data input (28bit × 4ch)
5	V _{DD}			69	SIO	I	Serial data input (28bit × 4ch)
6	D15	I/O		70	NC		
7	NC			71	NC		Serial data input (28bit × 4ch)
8	NC			72	SI1	I	
9	D14	I/O		73	SI2	I	Serial data output (28bit × 2ch)
10	NC			74	SO0	O	Serial data output (28bit × 4ch)
11	D13	I/O		75	NC		Serial data output (28bit × 4ch)
12	D12	I/O		76	SO1	O	
13	D11	I/O	77	SO2	O	Serial data output (28bit × 2ch)	
14	NC		78	SCLK	O	Clock (64bit/sample)	
15	D10	I/O	79	NC		Trigger output	
16	NC		80	NC			
17	NC		81	NC		Trigger input	
18	D9	I/O	82	NC			
19	D8	I/O	83	TRGO	O	Clock (Master clock × 2)	
20	D7	I/O	84	TRGI	I		
21	NC		85	DCLK	I	Synch. pulse	
22	D6	I/O	86	SYW	I		
23	D5	I/O	87	IC	I	Initial clear	
24	NC		88	NC		Control data receival	
25	D4	I/O	89	MRQ	O		
26	NC		90	MDA0	I	Serial mode: Internal registor select Parallel mode: CDI, CDO data format select	
27	D3	I/O	91	NC			
28	NC		92	NC		MD pin input strobe	
29	D2	I/O	93	MDA1	I		
30	D1	I/O	94	MDA2	I	MD pin output strobe	
31	D0	I/O	95	NC			
32	NC		96	MWE	I	Communication mode select (0: serial 1: paralel)	
33	CAS	O	97	MOE	I		
34	RAS	O	98	MDS	I	Parallel data	
35	A9	O	99	MD7	I/O		
36	A8	O	100	MD6	I/O	Ground	
37	V _{SS}		101	NC			
38	A7	O	102	NC		Address bus	
39	NC		103	MD5	I/O		
40	A6	O	104	NC		Memory data	
41	NC		105	MD4	I/O		
42	A5	O	106	NC		Ground	
43	NC		107	MD3	I/O		
44	A4	O	108	MD2	I/O	Timing pulse	
45	A3	O	109	MD1	I/O		
46	NC		110	MD0	I/O	Test pin	
47	NC		111	NC			
48	NC		112	NC		Reset (Serial mode:1 Parallel mode: 0)	
49	NC		113	D27	I/O		
50	NC		114	NC		Write control	
51	NC		115	D26	I/O		
52	A2	O	116	NC		Output enable	
53	A1	O	117	D25	I/O		
54	A0	O	118	D24	I/O	Memory data bus output enable	
55	WE	O	119	NC			
56	OE	O	120	D23	I/O	Timing pulse	
57	NC		121	NC			
58	D _{BOE}	I	122	NC		Test pin	
59	NC		123	D22	I/O		
60	TIM1	O	124	V _{SS}		Reset (Serial mode:1 Parallel mode: 0)	
61	TIM1	O	125	NC			
62	CRS	I/O	126	D21	I/O	Shift clock for serial control data	
63	NC		127	D20	I/O		
64	XCLK	I	128	D19	I/O		

• YM3422 (XE862001) ES 1

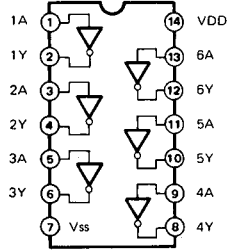
PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	V _{SS}		Ground	9	M0	I	Mode select
2	SIO	I	Serial data input 0	10	M1	I	
3	SO0	O	Serial data output 0	11	M2	I	
4	BC0	I	Clock CH0	12	M3	I	W-clock CH1
5	WCO	I	W-clock CH1	13	WC1	I	
6	SI2	I	Serial data input 2	14	BC1	I	Clock CH1
7	SO2	O	Serial data output 2	15	SO1	O	Serial data output 1
8	V _{DD}		Power supply	16	SI1	I	Serial data input 1

IC BLOCK DIAGRAM (ICブロック図)

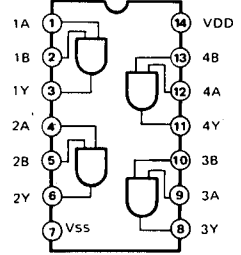
- **TC74HC00P (IR000000)**
Quad 2 Input NAND



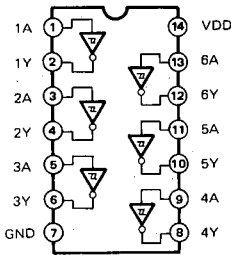
- **TC74HCU04 (IG142200)**
Hex Inverter
- **TC74HC04P (IR000400)**
Hex Inverter



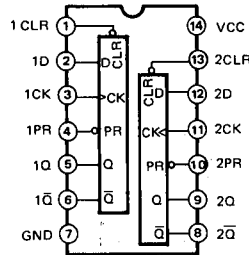
- **TC74HC08P (IR000800)**
Quad 2 Input AND



- **TC74HC14P (IR001400)**
Hex Inverter

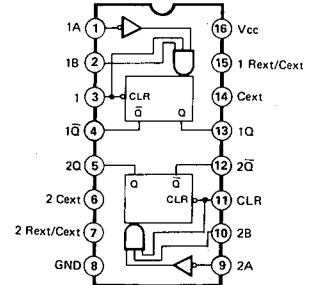


- **TC74HC74P (IR007400)**
Dual D-Type Flip-Flop

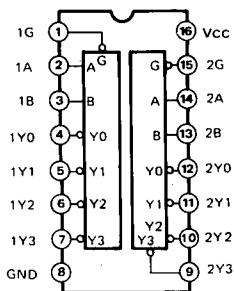


INPUTS				OUTPUTS	
PR	CLR	CLK	D	Q	Q̄
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H	H
H	H	f	H	H	L
H	H	f	L	L	H
H	H	L	X	Q _o	Q̄ _o

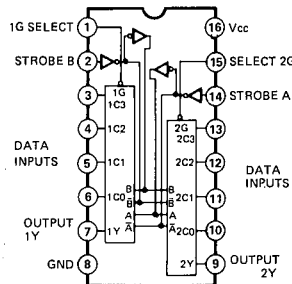
- **TC74HC123P (IR012300)**
Dual Retriggerable Single Shot



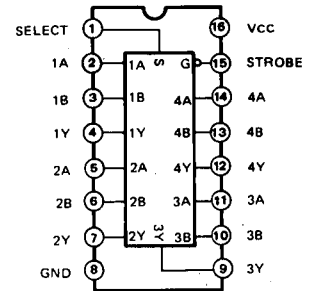
- **TC74HC139P (IR013900)**
Dual 2 to 4 Demultiplexer



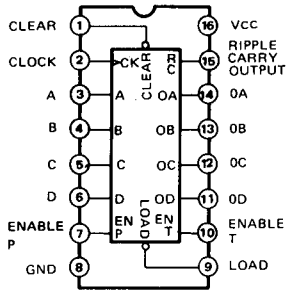
- **TC74HC153P (IR015300)**
Dual 4 to 1 Data Selectors



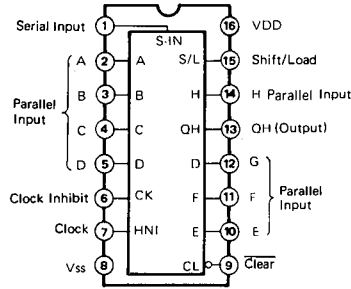
- **TC74HC157P (IR015700)**
Quad 2 to 1 Multiplexer



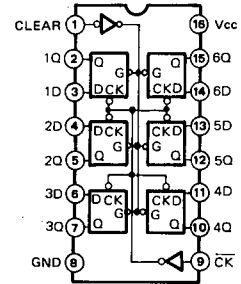
• **TC74HC163P (IR016300)**
SYNC. Binary Counter



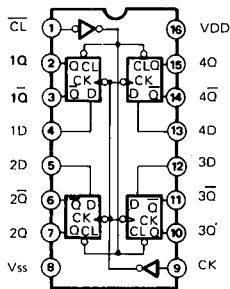
• **TC74HC166P (IR016600)**
8-Bit Shift Register



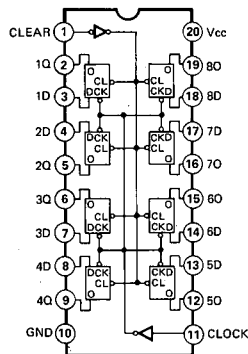
• **TC74HC174P (IR017400)**
Hex D-Type Flip-Flop



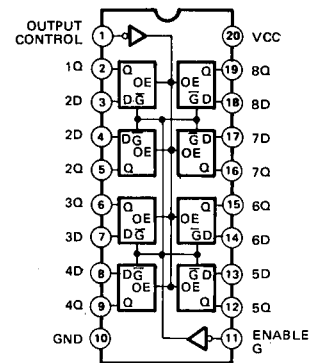
• **TC74HC175P (IR017500)**
Quad D-Type Flip-Flop



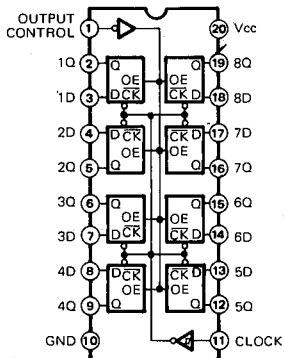
• **TC74HC273P (IR027300)**
Octal D-Type Flip Flop



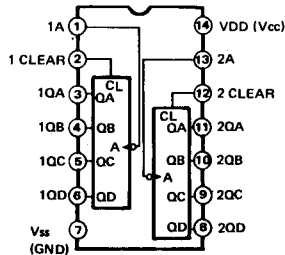
• **TC74HC373P (IR037300)**
Octal 3-State D-Type Latch



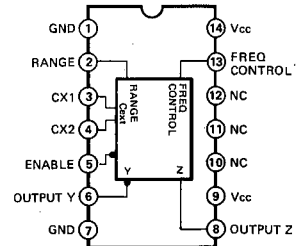
• **TC74HC374P (IR037400)**
Octal 3-State D-Type Flip-Flop



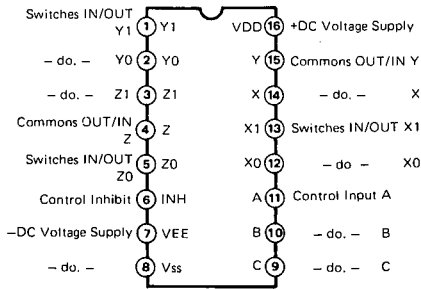
• **TC74HC393P (IR039300)**
Dual 4-Bit Binary Counter



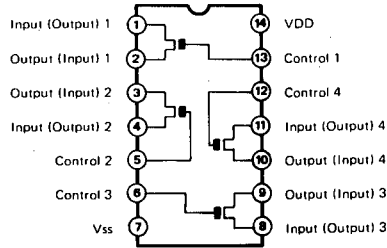
• **SN74LS624N (IG136400)**
VCO



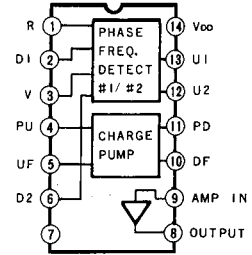
- **TC4053BP** (IG055100)
Triple 2-Ch
Multiplexer/Demultiplexer



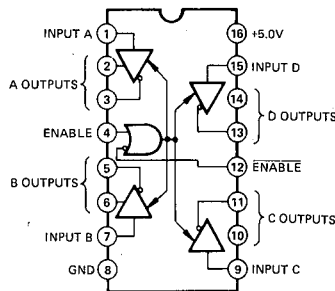
- **TC4066BP** (IG001270)
Quad Bilateral Switch



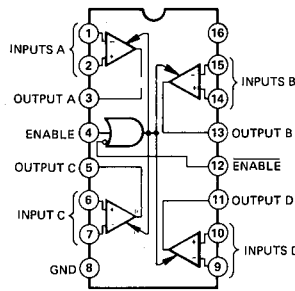
- **MC4044** (IG057900)
Phase-Frequency



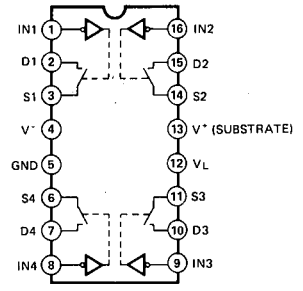
- **AM26LS31PC** (XC570001)
Line Driver



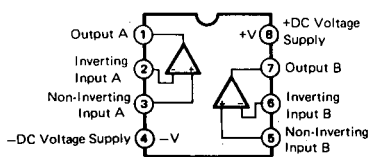
- **AM26LS31PC** (XC571001)
Line Receiver



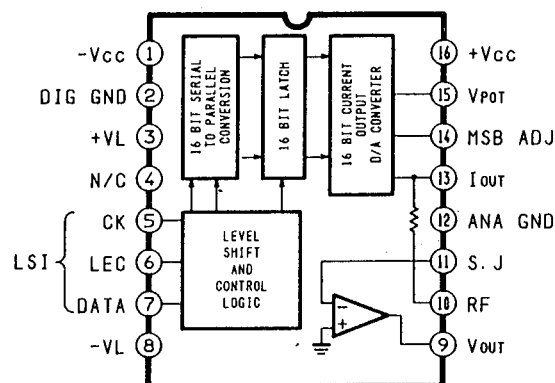
- **NJU211D** (XC555001)
Analog Switch



- **NJM4558DV** (IG001390)
- **M5238P** (XA013001)
- **NJM4556DE** (XA772001)
Dual Operational Amplifier



- **PCM56P** (XB637001)
D/A Converter



SPX1000

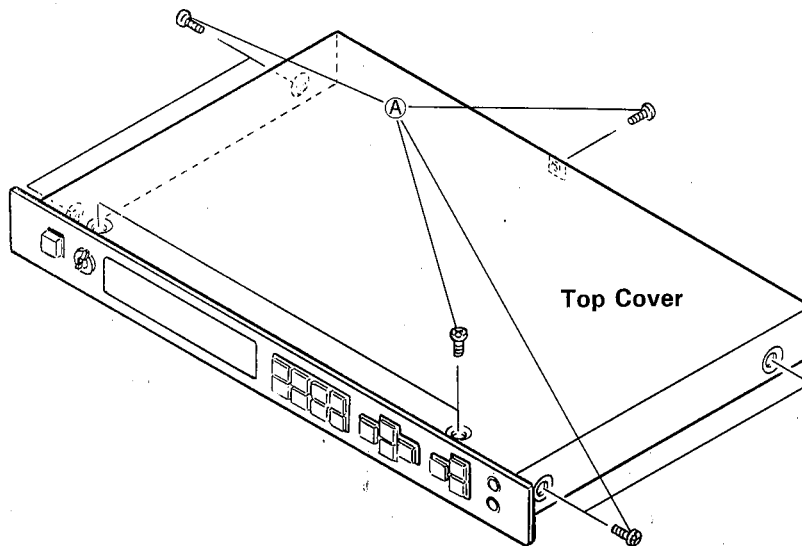
DISASSEMBLY PROCEDURE (分解手順)

1. Removal of Top Cover

Remove the 7 bind head screws (A) (3×8).
(Fig. 1)

1. トップカバーの外し方

バインド(A) (3×8) 7本を外し、トップカバーを外します。(Fig. 1)



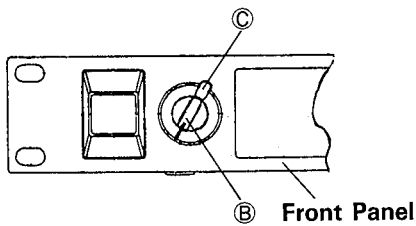
(Fig. 1)

2. Removal of Front Panel

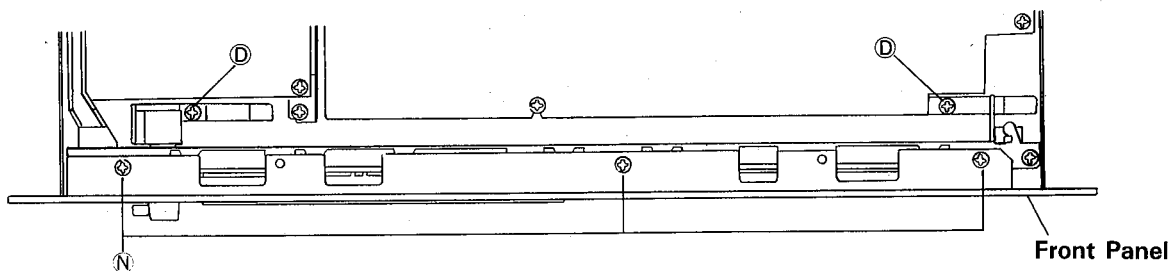
- 2-1. Remove the top cover. (→1.)
- 2-2. Pull out the INPUT knobs (B) and (C). (Fig. 2)
- 2-3. Remove the 2 bind head screws (D) (3×8) and 3 flat head screws (N) (3×6). (Fig. 3)

2. フロントパネルの外し方

- 2-1. トップカバーを外します。(→1.)
- 2-2. インプットつまみ(B)と(C)を手前に引き抜きます。
(Fig. 2)
- 2-3. バインド小ネジ(D) (3×8) 2本と皿小ネジ(N) (3×6) 3本を外し、フロントパネルを手前に引き抜きます。(Fig. 3)



(Fig. 2)



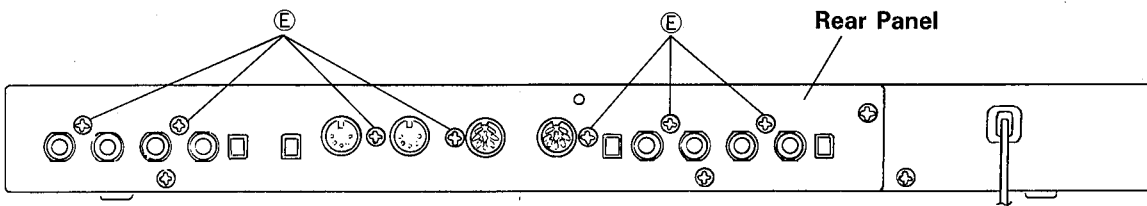
(Fig. 3)

3. Removal of AD Circuit Board

- 3-1. Remove the top cover. (→1.)
- 3-2. Remove the 7 bind head screws ㊸ (3×8). (Fig. 4)
- 3-3. Remove the 2 bind head screws ㊹ (3×8). (Fig. 5)

3. ADシートの外し方

- 3-1. トップカバーを外します。(→1.)
- 3-2. バインド小ネジ㊸(3×8)7本を外します。(Fig. 4)
- 3-3. バインド小ネジ㊹(3×8)2本を外し、ADシートを外します。(Fig. 5)



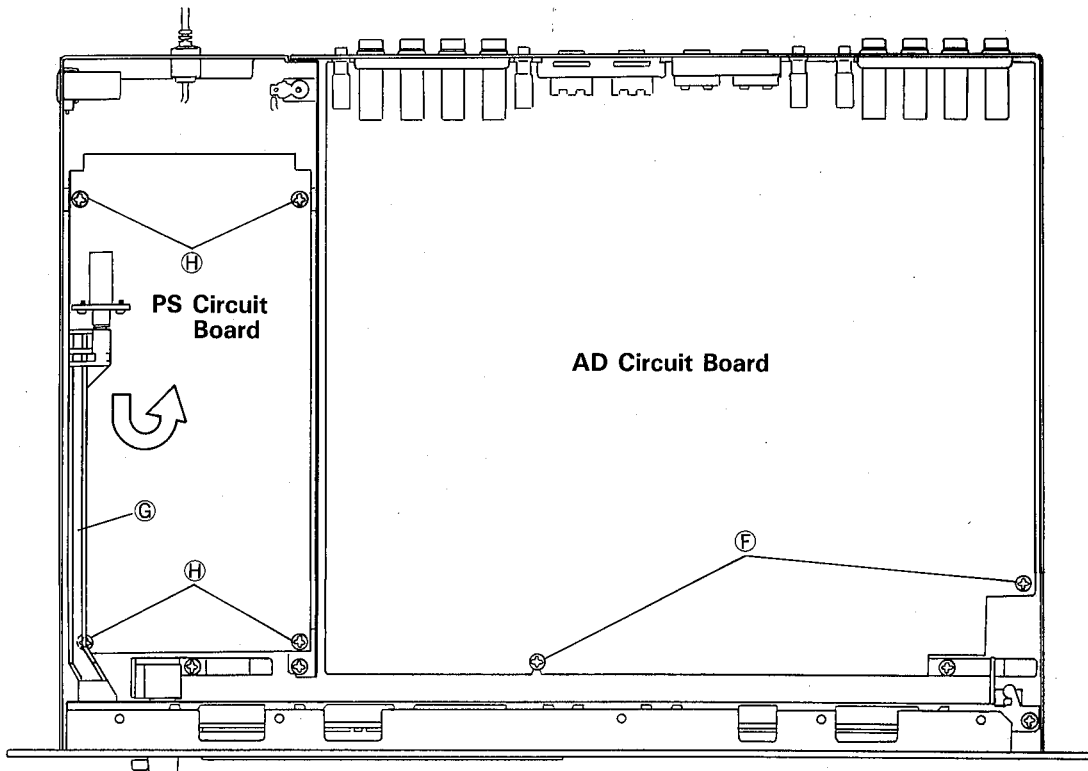
(Fig. 4)

4. Removal of PS Circuit Board

- 4-1. Remove the top cover. (→1.)
- 4-2. Pull out the push rod ㊺ in direction of arrow.
- 4-3. Remove the 4 bind head screws ㊻ (3×8). (Fig. 5)

4. PSシートの外し方

- 4-1. トップカバーを外します。(→1.)
- 4-2. プッシュロッド㊺を1度手前に引き、押し出すようにして外します。
- 4-3. バインド小ネジ㊻(3×8)4本を外し、PSシートを外します。(Fig. 5)



(Fig. 5)

5. Removal of MT Circuit Board

- 5-1. Remove the top cover. (→1.)
- 5-2. Remove the front panel. (→2.)
- 5-3. Take the MT circuit board out from the sub panel while lifting the 2 stoppers ① up slightly. (Fig. 6)

6. Removal of FP 1/3 Circuit Board

- 6-1. Remove the top cover. (→1.)
- 6-2. Remove the front panel. (→2.)
- 6-3. Take the FP 1/3 circuit board out from the sub panel while lifting the 2 stoppers ① up slightly. (Fig. 6)

7. Removal of FP 2/3 Circuit Board

- 7-1. Remove the top cover. (→1.)
- 7-2. Remove the front panel. (→2.)
- 7-3. Remove the 1 bind head screw ⑧ (3×8) and then pull out the FP 2/3 circuit board. (Fig. 7)

8. Removal of FP 3/3 Circuit Board

- 8-1. Remove the top cover. (→1.)
- 8-2. Remove the front panel. (→2.)
- 8-3. Remove the 1 hexagonal nut ①. (Fig. 7)

9. Removal of LCD Assembly

- 9-1. Remove the top cover. (→1.)
- 9-2. Remove the front panel. (→2.)
- 9-3. Take the LCD assembly out from the sub panel while lifting the 2 stoppers ① up slightly. (Fig. 6)

5. MTシートの外し方

- 5-1. トップカバーを外します。(→1.)
- 5-2. フロントパネルを外します。(→2.)
- 5-3. サブパネルのストッパー①2本を押し上げながらMTシートを手前に引き抜きます。

(Fig. 6)

6. FP $\frac{1}{3}$ シートの外し方

- 6-1. トップカバーを外します。(→1.)
- 6-2. フロントパネルを外します。(→2.)
- 6-3. サブパネルのストッパー①2本を押し上げながらFP $\frac{1}{3}$ シートを手前に引き抜きます。

(Fig. 6)

7. FP $\frac{2}{3}$ シートの外し方

- 7-1. トップカバーを外します。(→1.)
- 7-2. フロントパネルを外します。(→2.)
- 7-3. バインド小ネジ⑧(3×8)1本を外し、FP $\frac{2}{3}$ シートを手前に引き抜きます。(Fig. 7)

8. FP $\frac{3}{3}$ シートの外し方

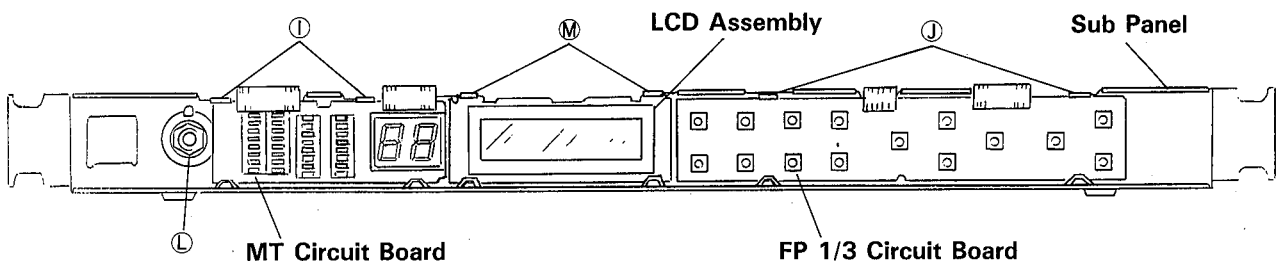
- 8-1. トップカバーを外します。(→1.)
- 8-2. フロントパネルを外します。(→2.)
- 8-3. 六角ナット①を外し、FP $\frac{3}{3}$ シートを外します。

(Fig. 6)

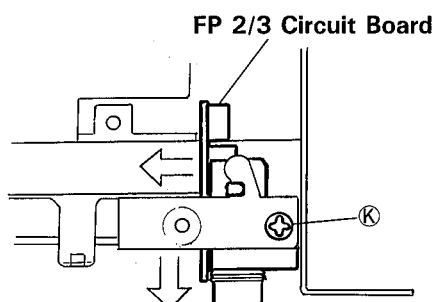
9. LCD Ass'yの外し方

- 9-1. トップカバーを外します。(→1.)
- 9-2. フロントパネルを外します。(→2.)
- 9-3. サブパネルのストッパー①2本を指で押し上げながらLCD Ass'yを手前に引き抜きます。

(Fig. 6)



(Fig. 6)



(Fig. 7)

■ CHECKS & ADJUSTMENTS

1-1 Preparation (Connections)

- (1) Connect a 10K ohms load resistor to each of the L and R OUTPUT (JK103, JK104).
- (2) Set the INPUT level control to the MAX. position.
- (3) Set SW101 and SW102 on the AD circuit board to the "+4" position (depressed).

Note: Always monitor the output signals with an oscilloscope.

1-2 Adjustments

1-2-1 Clipping level adjustment

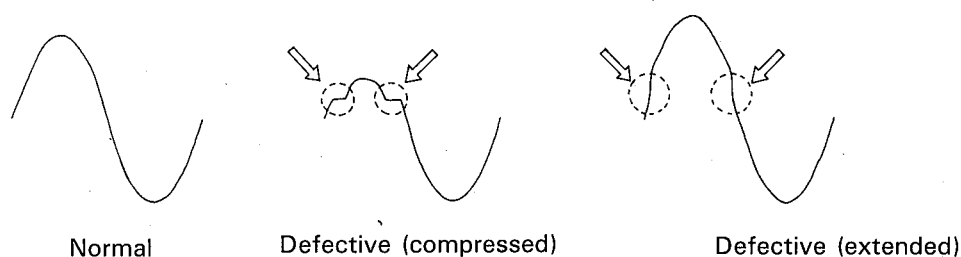
Adjust the trimmer potentiometers (VR102: L-CLIP, VR101: R-CLIP) so that the CLIP LEDs on the level meter are lit when 100Hz, 9 dBm is input to INPUT L (JK101), and that they are not lit when the input level is 8 dBm.

1-2-2 Total gain adjustment

Apply a signal of 100Hz, 0 dBm to the L INPUT (JK101), and adjust trimmer potentiometers (VR103: L-GAIN, VR104: R-GAIN) so that the L OUTPUT (JK103) and R OUTPUT (JK104) outputs signals of $+10 \pm 0.3$ dBm.

1-2-3 MSB adjustment

Apply an input of approx. 100Hz, -40 dBm to the L INPUT (JK101), and adjust VR105 (MSB) so that the L OUTPUT (JK103) or R OUTPUT (JK104) outputs a normal waveform as shown below. If the normal waveform as shown below cannot be obtained, try varying the INPUT level control and VR105.



1-2-4 Offset adjustment

With no signal input to the L INPUT (JK101), start the test program # 9, and adjust VR106 (OFF-SET) so that the L OUTPUT (JK103) or R OUTPUT (JK104) outputs a click waveform of within ± 20 mVpeak.

*The VR101 to 106 are located on the AD circuit board.

1-3 Gain

When a signal of 100Hz, -20 dBm is applied to the L INPUT (JK101), and SW101 and SW102 are set as shown in the following table, the output levels at the L OUTPUT (JK103) and R OUTPUT (JK104) shall be within the range shown in the table.

SW101	SW102	Output Level
" +4"	" +4"	-10 ± 1.5 dBm
" -20"	" -20"	-10 ± 1.5 dBm

*SW101 and SW102 are in the "+4" position when are depressed in, and in the "-20" position when they are out.

1-4 Frequency response

When a signal of approx. -10 dBm is applied to the L INPUT (JK101), the frequency response at the L OUTPUT (JK103) and R OUTPUT (JK104) with respect to the 1 kHz level shall be within the following ranges.

20Hz ~ 5KHz	± 1.0 dBm
6KHz ~ 18KHz	± 1.5 dB,
22KHz	Less than -10 dBm

1-5 Distortion

When a signal of 1 kHz is applied to the L INPUT (JK101) and the output levels at the L OUTPUT (JK103) and R OUTPUT (JK104) are +10 dBm, the distortion shall be no more than 0.03%.

1-6 Noise level

When no plug is connected to the L INPUT (JK101), the noise levels at the L OUTPUT (JK103) and R OUTPUT (JK104) shall be no more than -72 dBm. (Use a 12.7 kHz, -6 dB/oct filler.)

1-7 Maximum output level

When a signal of 100Hz is applied to each of the L INPUT (JK101) and R INPUT (JK102), and the level is increased gradually, the L OUTPUT (JK103) and R OUTPUT (JK104) shall respectively output a signal of +18 dBm with a distortion of less than 3%.

1-8 Channel separation

In the condition of 1-7 above, turning off the input at the L INPUT (JK101) shall switch off the output at the L OUTPUT (JK103), and turning off the input at the R INPUT (JK102) shall switch off the output at the R OUTPUT (JK104).

When one of the input signals is turned off, the signal leakage from L CH → R CH or from R CH → L CH shall be no more than -50 dBm.

1-9 Muting circuit

When the Power switch (SW1) is turned ON, the output signals at the L OUTPUT (JK103) and R OUTPUT (JK104) shall be muted for 3 to 4 seconds.

When the Power switch (SW1) is turned from ON to OFF, the muting shall be applied quickly without generating click noise.

2. Measuring Instruments

- (1) When measuring distortion, use a 80 kHz, -6 dB/oct filter.
- (2) When measuring noise level, use a 12.7 kHz, -6 dB/oct filter.
- (3) The output impedance of the oscillator shall be no more than 600 ohms.
- (4) The input impedance of measuring instruments shall be no more than 1 megohm.

■ 検査と調整

1-1 準備

(接続)

- (1) OUTPUT L, R (JK103, JK104) に、10K Ω の負荷抵抗を接続する。
- (2) INPUT レベルコントロール L, R を MAX にする。
- (3) SW101、SW102 を "+4" 側 (押し込んだ位置) にする。

注) 出力信号は、常に、オシロスコープでモニターすること。

1-2 調整

1-2-1 クリップレベルの調整

INPUT L (JK101) より、100Hz, 9dBm を入力した時、レベルメータの CLIP LED が点灯し、8dBm にした時、消灯するように、半固定ポリウム (VR102、L-CLIP)、半固定ポリウム (VR101、R-CLIP) を調整する。

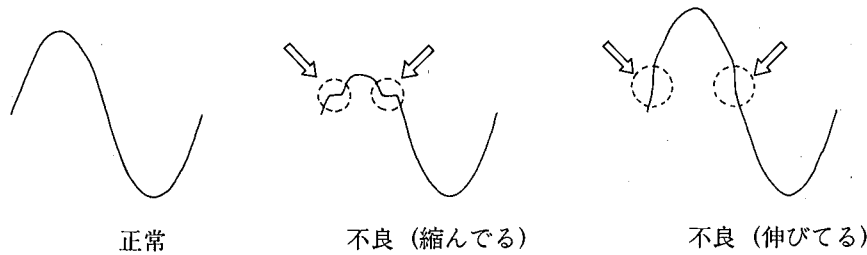
1-2-2 トータルゲインの調整

INPUT L (JK101) より、100Hz, 0dBm を入力した時、OUTPUT L (JK103)、OUTPUT R (JK104) に、+10 \pm 0.3dBm の信号が、得られるように、半固定ポリウム (VR103、L-GAIN) および、半固定ポリウム VR104、R-GAIN) を調整する。

1-2-3 MSBの調整

INPUT L (JK101) より、100Hz、-40dBm 前後を入力した時、OUTPUT L (JK103)、または、OUTPUT R (JK104) の出力波形が、下図の正常な波形になるように、半固定ポリウム (VR105、MSB) を調整する。

下図の波形が、なかなか現れない時は、入力レベルや半固定ポリウム (VR105、MSB) を、動かしてみることに。



1-2-4 オフセットの調整

INPUT L (JK101) の入力信号を無くし、テストプログラム # 9 を起動させた時、OUTPUT L (JK103) または、OUTPUT R (JK104) のクリック波形が、 ± 20 mV_{peak} 以内になるように、半固定ポリウム (VR106、OFFSET) を調整する。

※調整用半固定ポリウム (VR101~106) は AD シート上にある。

1-3 利得

INPUT L (JK101) より、100Hz、-20dBm の信号を加えた時、SW101、SW102 が、下記の条件の時、OUTPUT L (JK103)、OUTPUT R (JK104) の出力レベルは、下表の範囲内のこと。

SW101	SW102	出力レベル
+4 側	+4 側	-10 \pm 1.5dBm
-20 側	-20 側	-10 \pm 1.5dBm

※ SW101、SW102 は、つまみを押し込んだ時が、"+4" 側で、飛び出している時が、"-20" 側である。20

1-4 周波数特性

INPUT L (JK101) より、 -10dBm 前後の信号を入力した時、OUTPUT L (JK103) および、OUTPUT R (JK104) の周波数特性は、 1KHz を基準として下記の範囲内のこと。

20Hz ~ 5 KHz	$\pm 1.0\text{dBm}$
6 KHz ~ 18KHz	$\pm 1.5\text{dBm}$
22KHz	-10dBm 以下

1-5 歪率

INPUT L (JK101) より、 1KHz の信号を加えた時、OUTPUT L (JK103) および、OUTPUT R (JK104) の出力レベルが、 $+10\text{dBm}$ の時の歪率は、 0.03% 以下のこと。

1-6 ノイズレベル

INPUT L (JK101) のプラグを外した時、OUTPUT L (JK103) および、OUTPUT R (JK104) での、ノイズレベルは、 -72dBm 以下であること。

(12.7KHz -6dB/oct のフィルターを使用すること。)

1-7 最大出力

INPUT L (JK101)、INPUT R (JK102) 各々に、 100Hz の信号を入力し、徐々に大きくしていった時、OUTPUT L (JK103)、OUTPUT R (JK104) には、 $+18\text{dBm}$ の信号が歪率 3% 以内で得られる事。

1-8 チャンネル セパレーション

1-7の状態より、INPUT L (JK101) の入力信号を OFF にした時、OUTPUT L (JK103) の出力信号が消え、INPUT R (JK102) の入力信号を OFF にした時、OUTPUT R (JK104) の出力信号が消えること。

この時の、Lch \rightarrow Rch、Rch \rightarrow Lch の信号の洩れは、 -50dBm 以下のこと。

1-9 ミューティング回路

パワースイッチ (SW1) を ON した後、 $3 \sim 4$ 秒間、OUTPUT L (JK103)、OUTPUT R (JK104) の出力信号がミューティングされること。

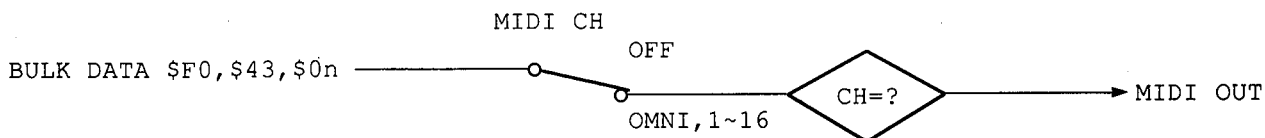
パワースイッチ (SW1) を ON から OFF にした時は、速やかに、ミューティングがかかり、クリックノイズを発生しないこと。

2. 測定器

- (1) 歪率測定時は、 80KHz -6dB/oct のフィルターを使用すること。
- (2) ノイズレベル測定時は、 12.7KHz -6dB/oct のフィルターを使用すること。
- (3) 発振器の出力インピーダンスは、 600Ω 以下のこと。
- (4) 測定器の入力インピーダンスは、 $1\text{M}\Omega$ 以上のこと。

■ MIDI DATA FORMAT

1. Transmitting Conditions



2. Transmitting Data

2.1 System information

1) System Exclusive Messages

① MEMORY BULK DATA

MIDI DATA FORMAT Transmission is enabled on the MIDI channel of the currently selected bank. Data is transmitted when BULK OUT 1 is displayed and BULK OUT is executed, and when the MEMORY BULK DUMP REQUEST message is received. The data to be transmitted is the program of the memory number indicated. If the memory number is "*", data is sent from Memory 41 to Memory 99 in succession.

STATUS	11110000 (F0H)	
ID No.	01000011 (43H)	
SUB STATUS	0000nnnn (0nH)	n=0(channel number1)~15 (channel number16)
FORMAT No.	01111110 (7EH)	
BYTE COUNT	00000010 (02H)	
BYTE COUNT	00001010 (0AH)	
	01001100 (4CH) "L"	
	01001101 (4DH) "M"	
	00100000 (20H) SPACE	
	00100000 (20H) SPACE	
	00111000 (38H) "8"	
	00110011 (33H) "3"	
	00110111 (37H) "7"	
	00111000 (38H) "8"	
DATA NAME	01001101 (4DH) "M"	
MEMORY	0mmmmmmmm	M=1 (MEMORY No.1)~99 (MEMORY No.99)
DATA	0ddddddd	<div style="border: 1px solid black; width: 30px; height: 20px; display: inline-block; vertical-align: middle;"></div> 256BYTE
	0ddddddd	
CHECK SUM	0eeeeeee	
EOX	11110111 (F7H)	

② Bank Program Change Chart Bulk Data

Transmission is enabled on the MIDI channel of the currently selected bank. Data is transmitted when BULK OUT 1 is displayed and BULK OUT is executed, and when the PROGRAM CHANGE CHART BULK DUMP REQUEST message is received. The data to be transmitted is the program change chart (the chart showing the correspondence between program numbers and memory numbers). If the bank number is "*", the data from banks 1 - 4 (A - D) is transmitted in succession.

```

STATUS          11110000 (F0H)
ID No.          01000011 (43H)
SUB STATUS      0000nnnn (0nH)          n=0(channel number1)~15 (channel number16)
FORMAT No.     01111110 (7EH)
BYTE COUNT     00000001 (01H)
BYTE COUNT     00001010 (0AH)
                01001100 (4CH) "L"
                01001101 (4DH) "M"
                00100000 (20H) SPACE
                00100000 (20H) SPACE
                00111000 (38H) "8"
                00110011 (33H) "3"
                00110111 (37H) "7"
                00111000 (38H) "8"
DATA NAME      01010100 (54H) "T"
BANK No.       0zzzzzzz                Z=BANK 1~4 (1=A, 2=B, 3=C, 4=D)
DATA           0ddddddd                128BYTE
                S
                0ddddddd
CHECK SUM      0eeeeeee
EOX           11110111 (F7H)
    
```

③ User ER Pattern Bulk Data

Transmission is enabled on the MIDI channel of the currently selected bank. Data is transmitted when BULK OUT 2 is displayed and BULK OUT is executed, and when the USER ER PATTERN BULK DUMP REQUEST message is received. The data to be transmitted is that of the indicated pattern number. If the pattern number is "*", patterns 1 - 4 (A - D) are transmitted in succession.

```

STATUS          11110000 (F0H)
ID No.          01000011 (43H)
SUB STATUS      0000nnnn (0nH)          n=0(Channel No.1)~15(Channel No.16)
FORMAT No.     01111110 (7EH)
BYTE COUNT     00000001 (01H)
BYTE COUNT     01101110 (6EH)
                01001100 (4CH) "L"
                01001101 (4DH) "M"
                00100000 (20H) SPACE
                00100000 (20H) SPACE
                00111000 (38H) "8"
                00110011 (33H) "3"
                00110111 (37H) "7"
                00111000 (38H) "8"
DATA NAME      01000101 (45H) "E"
ER PATTERN No. 0zzzzzzz                Z=ER PATTERN 1~4 (1=A, 2=B, 3=C, 4=D)
DATA           0ddddddd                228BYTE
                S
                0ddddddd
CHECK SUM      0eeeeeee
EOX           11110111 (F7H)
    
```

④ System Setup Bulk Data

Transmission is enabled on the MIDI channel of the currently selected bank. Data is transmitted when BULK OUT 2 is displayed and BULK OUT is executed, and when the SYSTEM SETUP DATA DUMP REQUEST message is received.

```

STATUS          11110000 (F0H)
ID No.          01000011 (43H)
SUB STATUS      0000nnnn (0nH)          n=0 (Channel NO.1)~15 (Channel No.16)
FORMAT No.      01111110 (7EH)
BYTE COUNT      00000000 (00H)
BYTE COUNT      00011000 (18H)
                 01001100 (4CH) "L"
                 01001101 (4DH) "M"
                 00100000 (20H) SPACE
                 00100000 (20H) SPACE
                 00111000 (38H) "8"
                 00110011 (33H) "3"
                 00110111 (37H) "7"
                 00111000 (38H) "8"
DATA NAME       01010011 (53H) "S"
                 00100000 (20H) SPACE
SOFT VERSION No. 0vvvvvvv
SOFT VERSION No. 0rrrrrrr
DATA            0ddddd          ┌───┐ 12BYTE
                 0ddddd          └───┘
CHECK SUM       0eeeeeee
EOX             11110111 (F7H)
    
```

⑤ 59 Memory/All Banks/All ER Patterns/System Setup Data/Bulk Data

Transmission is enabled on the MIDI channel of the currently selected bank. Data is transmitted when BULK OUT 1 is displayed and ALL BULK OUT is executed. The data to be transmitted is the programs of Memory Nos. 41 - 99, all programs of the 4 bank change charts, the four ER patterns, and the System Setup data. The transmission order is as follows: programs of Memory Nos. 41 to 99, Bank A program change chart to Bank D program change chart, ER pattern A to ER pattern D, and System Setup data.

```

STATUS          11110000 (F0H)
ID No.          01000011 (43H)
SUB STATUS      0000nnnn (0nH)          n=0 (Channel No.1)~15 (Channel No.16)
FORMAT No.      01111110 (7EH)
BYTE COUNT      00000010 (02H)
BYTE COUNT      00001010 (0AH)
                 01001100 (4CH) "L"
                 01001101 (4DH) "M"
                 00100000 (20H) SPACE
                 00100000 (20H) SPACE
                 00111000 (38H) "8"
                 00110011 (33H) "3"
                 00110111 (37H) "7"
                 00111000 (38H) "8"
DATA NAME       01001101 (4DH) "M"
MEMORY No.      0mmmmmmmm             M=41 (Memory No.41)~99 (Memory No.99)
    
```

↓
Continuous

MEMORY 41

SPX1000

DATA	0ddddd	
CHECK SUM	0eeeeee	
EOX	11110111 (F7H)	
STATUS	11110000 (F0H)	MEMORY42
EOX	11110111 (F7H)	
STATUS	11110000 (F0H)	MEMORY99
EOX	11110111 (F7H)	
STATUS	11110000 (F0H)	
ID No.	01000011 (43H)	
SUB STATUS	0000nnnn (0nH)	n=0 (Channel No.1)~15 (Channel No.16)
FORMAT No.	01111110 (7EH)	
BYTE COUNT	00000001 (01H)	
BYTE COUNT	00001010 (0AH)	
	01001100 (4CH) "L"	
	01001101 (4DH) "M"	
	00100000 (20H) SPACE	
	00100000 (20H) SPACE	
	00111000 (38H) "8"	
	00110011 (33H) "3"	
	00110111 (37H) "7"	
	00111000 (38H) "8"	
DATA NAME	01010100 (54H) "T"	
BANK No.	0zzzzzzz	Z=BANK1~4 (1=A, 2=B, 3=C, 4=D)
DATA	0ddddd	128BYTE
	0ddddd	
CHECK SUM	0eeeeee	
EOX	11110111 (F7H)	

BANK A

STATUS	11110000 (F0H)	BANK B
EOX	11110111 (F7H)	
STATUS	11110000 (F0H)	BANK C
EOX	11110111 (F7H)	
STATUS	11110000 (F0H)	BANK D
EOX	11110111 (F7H)	

↓
Continuous

SPX1000


```

STATUS          11110000 (F0H)
ID No.          01000011 (43H)
SUB STATUS      0000nnnn (0nH)          n=0 (Channel No.1)~15 (Channel No.16)
FORMAT No.      01111110 (7EH)
BYTE COUNT      00000001 (01H)
BYTE COUNT      01101110 (6EH)
                01001100 (4CH) "L"
                01001101 (4DH) "M"
                00100000 (20H) SPACE
                00100000 (20H) SPACE
                00111000 (38H) "8"
                00110011 (33H) "3"
                00110111 (37H) "7"
                00111000 (38H) "8"
DATA NAME       01000101 (45H) "E" ER PATTERN
ER PATTERN No. 0zzzzzzz                Z=BANK1~4 (1=A, 2=B, 3=C, 4=D)
DATA            0ddddddd                228BYTE
                0ddddddd
CHECK SUM       0eeeeeee
EOX             11110111 (F7H)
ER PATTERN A

```

ER PATTERN A

```

STATUS          11110000 (F0H)
EOX             11110111 (F7H)
ER PATTERN B

STATUS          11110000 (F0H)
EOX             11110111 (F7H)
ER PATTERN C

STATUS          11110000 (F0H)
EOX             11110111 (F7H)
ER PATTERN D

```

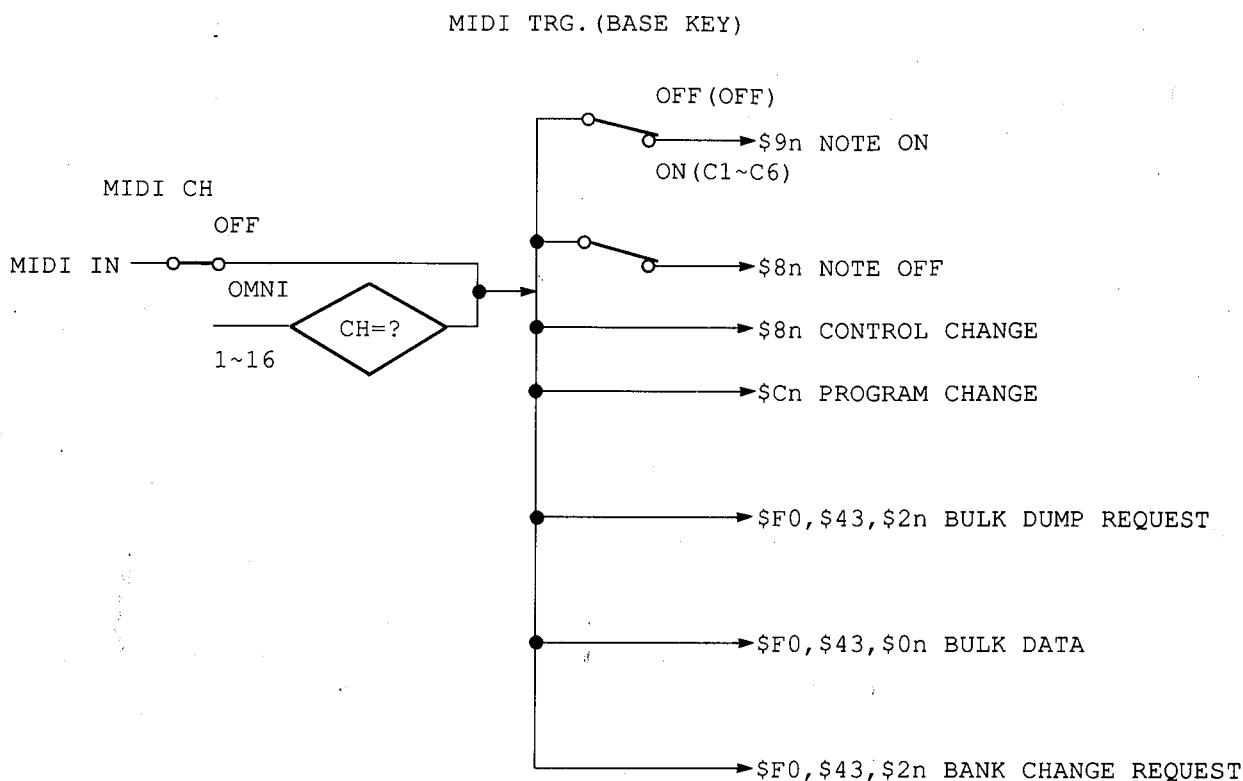
```

STATUS          11110000 (F0H)
ID No.          01000011 (43H)
SUB STATUS      0000nnnn (0nH)          n=0 (Channel No.1)~15 (Channel No.16)
FORMAT No.      01111110 (7EH)
BYTE COUNT      00000000 (00H)
BYTE COUNT      00011000 (18H)
                01001100 (4CH) "L"
                01001101 (4DH) "M"
                00100000 (20H) SPACE
                00100000 (20H) SPACE
                00111000 (38H) "8"
                00110011 (33H) "3"
                00110111 (37H) "7"
                00111000 (38H) "8"
DATA NAME       01010100 (54H) "S"
                00100000 (20H)
SOFT VERSION No. 0vvvvvvv
SOFT VERSION No. 0rrrrrrr
                0ddddddd                12BYTE
                0ddddddd
CHECK SUM       0eeeeeee
EOX             11110111 (F7H)

```

SPX1000

3.Receiving Conditions



4. Reception Data

4-1. Channel information

1) Channel voice messages

① Note On

Reception is enabled on the MIDI channel of the currently selected bank. For programs of Memory Nos. 1 - 5, 19, and 26, if the parameter of MIDI TRG. is ON, this is received as a trigger.

For programs of Memory Nos. 20 - 24, 39, and 40, this is received as a message to control pitch variation. The velocity value is ignored. Reception is not possible when the Base Key parameter is OFF

STATUS	1001nnnn (9nH)	n=0 (Channel No.1)~15 (Channel No.16)
NOTE No.	0kkkkkkk	k=0 (C-2)~127 (G8)
VELOCITY	ovvvvvvv	v=0~127

② Note Off

This message is used when playback of the Memory No. 24 FREEZE 2 is finished. The velocity value is ignored. The reception conditions are the same as in ① Note On.

STATUS	1000nnnn (8nH)	n=0 (Channel No.1)~15 (Channel No.16)
NOTE No.	0kkkkkkk	k=0 (C-2)~127 (G8)
VELOCITY	ovvvvvvv	v=0~127

SPX1000

③ Control Change

Reception is enabled on the MIDI channel of the currently selected bank. When receiving, parameters can be controlled. Change them by using the corresponding controller based on the Control Assignment List.

STATUS	1011nnnn (BnH)	n=0 (CHANNEL NO.1)~15 (CHANNEL NO.16)
CONTROL NO.	0ccccccc	c=0~120
CONTROL VALUE	0vvvvvvv	v=0~127

④ Program Change

Reception is enabled on the MIDI channel of the currently selected bank. When receiving, the desired program can be loaded, based on the program change chart of that particular bank.

STATUS	1100nnnn (CnH)	n=0 (CHANNEL NO.1)~15 (CHANNEL NO.16)
PROGRAM No.	0ppppppp	p=0~127

4-2. System Information

1) System exclusive messages

① Memory Bulk Dump Request

Reception is enabled on the MIDI channel of the currently selected bank. When this message is received, BULK OUT is executed for the program of the indicated memory number.

STATUS	11110000 (F0H)	
ID No.	01000011 (43H)	
SUB STATUS	0010nnnn (2nH)	n=0 (Channel No.1)~15 (Channel No.16)
FORMAT No.	01111110 (7EH)	
	01001100 (4CH) "L"	
	01001101 (4DH) "M"	
	00100000 (20H) SPACE	
	00100000 (20H) SPACE	
	00111000 (38H) "8"	
	00110011 (33H) "3"	
	00110111 (37H) "7"	
	00111000 (38H) "8"	
DATA NAME	01001101 (4DH) "M"	
MEMORY No.	0mmmmmmm	M=41 (memory No.41)~99 (MEMORY No.99)
EOX	11110111 (F7H)	

② Program Change Chart Bulk Dump Request

Reception is enabled on the MIDI channel of the currently selected bank. When this message is received, BULK OUT is executed for the program change chart (the chart showing the correspondence between program numbers and memory numbers) of the indicated bank.

STATUS	11110000 (F0H)	
ID No.	01000011 (43H)	
SUB STATUS	0010nnnn (2nH)	n=0 (Channel No.1)~15 (Channel No.16)
FORMAT No.	01111110 (7EH)	
	01001100 (4CH) "L"	
	01001101 (4DH) "M"	



Continuous

SPX1000

00100000 (20H) SPACE

```

    00100000 (20H) SPACE
    00111000 (38H) "8"
    00110011 (33H) "3"
    00110111 (37H) "7"
    00111000 (38H) "8"
DATA NAME 01010100 (54H) "T"
BANK No.  0zzzzzzz      Z=BANK1~4 (1=A,2=B,3=C,4=D)
EOX       11110111 (F7H)
  
```

③ User ER Pattern Bulk Dump Request

Reception is enabled on the MIDI channel of the currently selected bank. When this message is received, BULK OUT is executed for the data of the indicated ER pattern number.

```

STATUS      11110000 (F0H)
ID No.      01000011 (43H)
SUB STATUS   0010nnnn (2nH)      n=0 (Channel No.1)~15 (Channel No.16)
FORMAT No.: 01111110 (7EH)
            01001100 (4CH) "L"
            01001101 (4DH) "M"
            00100000 (20H) Xy[X
            00100000 (20H) Xy[X
            00111000 (38H) "8"
            00110011 (33H) "3"
            00110111 (37H) "7"
            00111000 (38H) "8"
DATA NAME    01000101 (45H) "E"
ER PATTERN No. 0zzzzzzz      z=ER PATTERN1~4 (1=A,2=B,3=C,4=D)
EOX          11110111 (F7H)
  
```

④ System Setup Data Bulk Dump Request

Reception is enabled on the MIDI channel of the currently selected bank. When this message is received, BULK OUT is executed for System Setup data.

```

STATUS      11110000 (F0H)
ID No.      01000011 (43H)
SUB STATUS   0010nnnn (2nH)      n=0 (Channel No.1)~15 (Channel No.16)
FORMAT No.: 01111110 (7EH)
            01001100 (4CH) "L"
            01001101 (4DH) "M"
            00100000 (20H) SPACE
            00100000 (20H) SPACE
            00111000 (38H) "8"
            00110011 (33H) "3"
            00110111 (37H) "7"
            00111000 (38H) "8"
DATA NAME    01010100 (54H) "S"
            00100000 (20H)
EOX          11110111 (F7H)
  
```

⑤ Bank Change Request

Reception is enabled on the MIDI channel of the currently selected bank. When this message is received, the desired bank can be switched to.

STATUS	11110000	(F0H)	
ID No.	01000011	(43H)	
SUB STATUS	0010nnnn	(2nH)	n=0 (Channel No.1)~15 (Channel No.16)
FORMAT No.	01111110	(7EH)	
	01001100	(4CH)	"L"
	01001101	(4DH)	"M"
	00100000	(20H)	SPACE
	00100000	(20H)	SPACE
	00111000	(38H)	"8"
	00110011	(33H)	"3"
	00110111	(37H)	"7"
	00111000	(38H)	"8"
DATA NAME	01010101	(55H)	"U"
BANK No.	0zzzzzzz		Z=BANK1~4 (1=A, 2=B, 3=C, 4=D)
EOX	11110111	(F7H)	

⑥ Memory Bulk Data

Same as "Memory Bulk Data" for transmission.

⑦ Bank Program Change Chart Bulk Data

Same as "Bank Program Change Chart Bulk Data" for transmission.

⑧ User ER Pattern Bulk Data

Same as "User ER Pattern Bulk Data" for transmission.

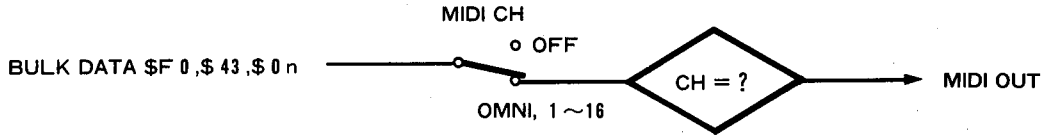
⑨ System Setup Bulk Data

Same as "System Setup Bulk Data" for transmission.

When receiving from the MIDI Data Filer MDF1, a computer, or other sources, the time interval between data exchanges with the other unit must be set to 30msec or longer.

MIDIデータフォーマット

1. 送信条件



2. 送信データ

2-1 システムインフォメーション

システムエクスクルーシブメッセージ

①メモリー・バルクデータ

現在選択されているバンクのMIDIチャンネルで送信可能です。

データは、バルクアウト1の表示にしてバルクアウトを実行したとき、メモリー・バルクダンプ・リクエストのメッセージを受信したときに送信します。送信するデータは、指定したメモリーNo.のプログラムです。

また、メモリーNo.が "*" のときは、メモリー41~99のデータを連続して送信します。

```
ステータス      1 1 1 1 0 0 0 0 (F 0 H)
ID No.         0 1 0 0 0 0 1 1 (4 3 H)
サブステータス 0 0 0 0 n n n n (0 n H) n=0 (チャンネルナンバー1)~15 (チャンネルナンバー16)

フォーマットNo. 0 1 1 1 1 1 1 0 (7 E H)
バイトカウント 0 0 0 0 0 0 1 0 (0 2 H)
バイトカウント 0 0 0 0 1 0 1 0 (0 A H)
                 0 1 0 0 1 1 0 0 (4 C H)"L"
                 0 1 0 0 1 1 0 1 (4 D H)"M"
                 0 0 1 0 0 0 0 0 (2 0 H)
                 0 0 1 0 0 0 0 0 (2 0 H)スペース
                 0 0 1 1 1 0 0 0 (3 8 H)"8"
                 0 0 1 1 0 0 1 1 (3 3 H)"3"
                 0 0 1 1 0 1 1 1 (3 7 H)"7"
                 0 0 1 1 1 0 0 0 (3 8 H)"8"
                 0 1 0 0 1 1 0 1 (4 D H)"M"

データ名前     0 1 0 0 1 1 0 1 (4 D H)"M"
メモリーNo.   0 m m m m m m m m      M=1(メモリーNo.1)~99
                                     (メモリーNo.99)

データ        0 d d d d d d d d

                256バイト

チェックサム  0 d d d d d d d d
EOX           0 e e e e e e e e
              1 1 1 1 0 1 1 1 (F 7 H)
```

②バンク・プログラムチェンジ表・バルクデータ

現在選択されているバンクのMIDIチャンネルで送信可能です。

データは、バルクアウト1の表示にしてバルクアウトを実行したとき、プログラムチェンジ表・バルクダンプ・リクエストのメッセージを受信したときに送信します。送信するデータは、プログラムチェンジ表(プログラムNo.とメモリーNo.の対応表)です。

バンクNo.が "*" のときは、バンク1~4 (A~D)のデータを連続して、送信します。

```
ステータス      1 1 1 1 0 0 0 0 (F 0 H)
ID No.         0 1 0 0 0 0 1 1 (4 3 H)
サブステータス 0 0 0 0 n n n n (0 n H) n=0 (チャンネルナンバー1)~15 (チャンネルナンバー16)

フォーマットNo. 0 1 1 1 1 1 1 0 (7 E H)
バイトカウント 0 0 0 0 0 0 0 1 (0 1 H)
バイトカウント 0 0 0 0 1 0 1 0 (0 A H)
                 0 1 0 0 1 1 0 0 (4 C H)"L"
                 0 1 0 0 1 1 0 1 (4 D H)"M"
                 0 0 1 0 0 0 0 0 (2 0 H)スペース
                 0 0 1 0 0 0 0 0 (2 0 H)スペース
                 0 0 1 1 1 0 0 0 (3 8 H)"8"
                 0 0 1 1 0 0 1 1 (3 3 H)"3"
                 0 0 1 1 0 1 1 1 (3 7 H)"7"
                 0 0 1 1 1 0 0 0 (3 8 H)"8"
                 0 1 0 1 0 1 0 0 (5 4 H)"T"

データ名前     0 1 0 1 0 1 0 0 (5 4 H)"T"
バンクNo.     0 z z z z z z z z      Z=バンク1~4(1=A, 2=B, 3=C, 4=D)

データ        0 d d d d d d d d

                128バイト

チェックサム  0 d d d d d d d d
EOX           1 1 1 1 0 1 1 1 (F 7 H)
```

③ ユーザ・ERパターン・バルクデータ

現在選択されているバンクのMIDIチャンネルで送信可能です。

データは、バルクアウト2の表示にして、バルクアウトを実行したときと、ユーザERパターン・バルクダンプリクエストのメッセージを受信したときに送信します。

送信するデータは、指定したパターンNo.のデータです。パターンNo.が"*"のときは、パターン1~4(A~D)を連続して送信します。

```

ステータス 11110000 (F0H)
ID No.      01000011 (43H)
サブステータス 0000nnnn (0nH) n=0 (チャンネルナンバー1)~15 (チャンネルナンバー16)

フォーマットNo. 01111110 (7EH)
バイトカウント 00000001 (01H)
バイトカウント 01101110 (6EH)
                01001100 (4CH)"L"
                01001101 (4DH)"M"
                00100000 (20H)スペース
                00100000 (20H)スペース
                00110000 (38H)"8"
                00110011 (33H)"3"
                00110111 (37H)"7"
                00111000 (38H)"8"
                01001010 (45H)"E"
データネーム  0zzzzzzzz Z=ERパターン1~4(1=A, 2=B, 3=C, 4=D)
ERパターンNo.

データ        0ddddddd 228バイト
                ↓
                0ddddddd
                0eeeeeee
チェックサム  0eeeeeee
EOX           11110111 (F7H)
    
```

④ システムセットアップ・バルクデータ

現在選択されているバンクのMIDIチャンネルで送信可能です。

データは、バルクアウト2の表示にして、バルクアウトを実行したときとシステムセットアップデータのダンプリクエストメッセージを受信したときに、送信します。

```

ステータス 11110000 (F0H)
ID No.      01000011 (43H)
サブステータス 0000nnnn (0nH) n=0 (チャンネルナンバー1)~15 (チャンネルナンバー16)

フォーマットNo. 01111110 (7EH)
バイトカウント 00000000 (00H)
バイトカウント 00011100 (1CH)
                01001100 (4CH)"L"
                01001101 (4DH)"M"
                00100000 (20H)スペース
                00110000 (38H)"8"
                00110011 (33H)"3"
                00110111 (37H)"7"
                00111000 (38H)"8"
                01001010 (45H)"E"
データネーム  01010011 (53H)"S"
                00100000 (20H)スペース
ソフトバージョンNo. 0vvvvvvvv
ソフトバージョンNo. 0rrrrrrrr
データ        0ddddddd 16バイト
                ↓
                0ddddddd
                0eeeeeee
チェックサム  0eeeeeee
EOX           11110111 (F7H)
    
```

SPX1000

⑤ 59 メモリー・全バンク・全ERパターン・システムセットアップデータ・バルクデータ

現在選択されているバンクの MIDI チャンネルで送信可能です。

データは、バルクアウト 1 の表示にして ALL バルクアウトを実行したときに送信し、送信するデータは、メモリーNo.41~99のプログラムと 4 バンクすべてのプログラムチェンジ表と 4 つの ER パターンとシステムセットアップデータです。メモリーNo.41のプログラム...メモリーNo.99のプログラム、バンク A のプログラムチェンジ表...バンク D のプログラムチェンジ表、ER パターン A ... ER パターン D、システムセットアップデータの順に送信します。

ステータス 1 1 1 1 0 0 0 0 (F 0 H)
 ID No. 0 1 0 0 0 0 1 1 (4 3 H)
 サブステータス 0 0 0 0 n n n n (0 n H) n=0 (チャンネルナンバー1)~15 (チャンネルナンバー16)

フォーマットNo. 0 1 1 1 1 1 1 0 (7 E H)
 バイトカウント 0 0 0 0 0 1 0 0 (0 2 H)
 バイトカウント 0 0 0 0 1 0 1 0 (0 A H)
 0 1 0 0 1 1 0 0 (4 C H) "L"
 0 1 0 0 1 1 0 1 (4 D H) "M"
 0 0 1 0 0 0 0 0 (2 0 H) スペース
 0 0 1 0 0 0 0 0 (2 0 H) スペース
 0 0 1 1 1 0 0 0 (3 8 H) "8"
 0 0 1 1 0 0 1 1 (3 3 H) "3"
 0 0 1 1 0 1 1 1 (3 7 H) "7"
 0 0 1 1 1 0 0 0 (3 8 H) "8"

データネーム 0 1 0 0 1 1 0 1 (4 D H) "M"
 メモリーNo. 0 m m m m m m m m M=41 (メモリーNo. 41)~99 (メモリーNo. 99)

データ 0 d d d d d d d d 256バイト

チェックサム 0 d d d d d d d d
 EOX 0 e e e e e e e e
 1 1 1 1 0 1 1 1 (F 7 H)

ステータス 1 1 1 1 0 0 0 0 (F 0 H)
 EOX 1 1 1 1 0 1 1 1 (F 7 H)
 :
 ステータス 1 1 1 1 0 0 0 0 (F 0 H)
 EOX 1 1 1 1 0 1 1 1 (F 7 H)

右段へ続く

ステータス 1 1 1 1 0 0 0 0 (F 0 H)
 ID No. 0 1 0 0 0 0 1 1 (4 3 H)
 サブステータス 0 0 0 0 n n n n (0 n H) n=0 (チャンネルナンバー1)~15 (チャンネルナンバー16)

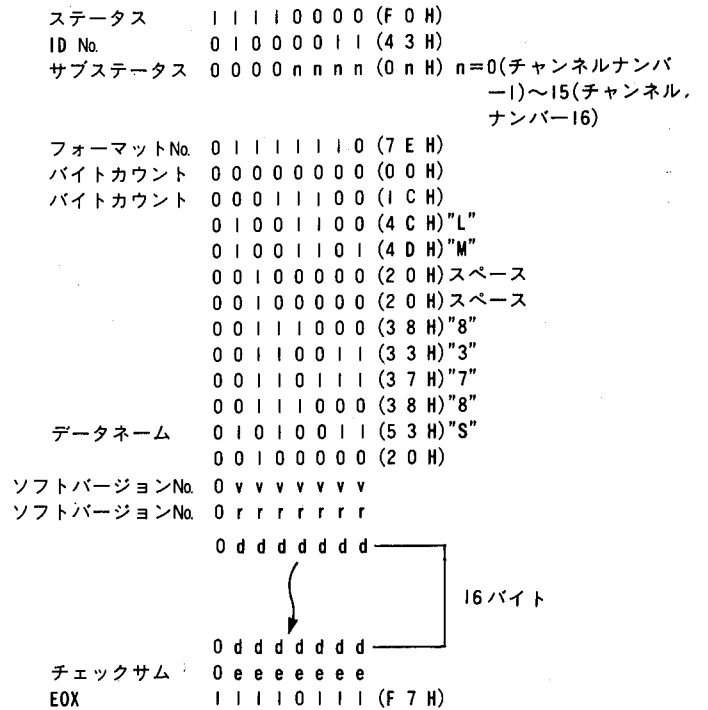
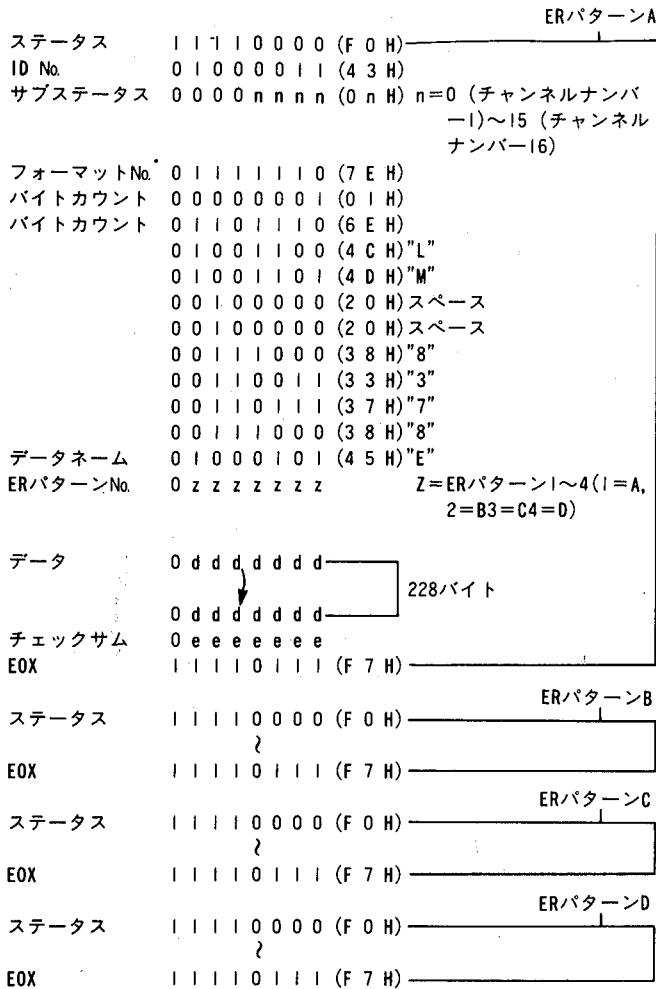
フォーマットNo. 0 1 1 1 1 1 1 0 (7 E H)
 バイトカウント 0 0 0 0 0 0 0 1 (0 1 H)
 バイトカウント 0 0 0 0 1 0 1 0 (0 A H)
 0 1 0 0 1 1 0 0 (4 C H) "L"
 0 1 0 0 1 1 0 1 (4 D H) "M"
 0 0 1 0 0 0 0 0 (2 0 H) スペース
 0 0 1 0 0 0 0 0 (2 0 H) スペース
 0 0 1 1 1 0 0 0 (3 8 H) "8"
 0 0 1 1 0 0 1 1 (3 3 H) "3"
 0 0 1 1 0 1 1 1 (3 7 H) "7"
 0 0 1 1 1 0 0 0 (3 8 H) "8"
 データネーム 0 1 0 1 0 1 0 0 (5 4 H) "T"
 バンクNo. 0 z z z z z z z z Z=バンク1~4 (1=A, 2=B, 3=C, 4=D)

データ 0 d d d d d d d d 128バイト

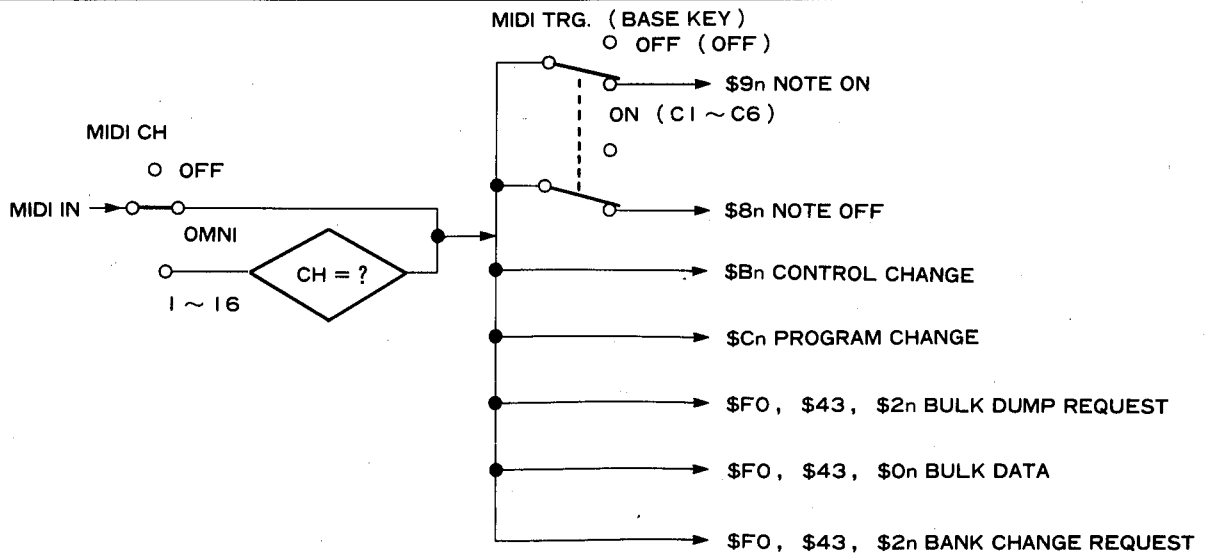
チェックサム 0 e e e e e e e e
 EOX 1 1 1 1 0 1 1 1 (F 7 H)

ステータス 1 1 1 1 0 0 0 0 (F 0 H)
 EOX 1 1 1 1 0 1 1 1 (F 7 H) バンクB
 ステータス 1 1 1 1 0 0 0 0 (F 0 H)
 EOX 1 1 1 1 0 1 1 1 (F 7 H) バンクC
 ステータス 1 1 1 1 0 0 0 0 (F 0 H)
 EOX 1 1 1 1 0 1 1 1 (F 7 H) バンクD

次ページへ続く



3. 受信条件



③ ユーザ・ERパターン・バルクダンプ・リクエスト

現在選択されているバンクのMIDIチャンネルで受信可能です。

メッセージを受信すると、指定されたERパターンNo.のデータをバルクアウトします。

```

ステータス      1 1 1 1 0 0 0 0 (F 0 H)
ID No.          0 1 0 0 0 0 1 1 (4 3 H)
サブステータス 0 0 1 0 n n n n (2 n H) n=0 (チャンネルナンバ
                  -1)~15 (チャンネル
                  ナンバー16)

フォーマットNo. 0 1 1 1 1 1 1 0 (7 E H)
                 0 1 0 0 1 1 0 0 (4 C H) "L"
                 0 1 0 0 1 1 0 1 (4 D H) "M"
                 0 0 1 0 0 0 0 0 (2 0 H) スペース
                 0 0 1 0 0 0 0 0 (2 0 H) スペース
                 0 0 1 1 1 0 0 0 (3 8 H) "8"
                 0 0 1 1 0 0 1 1 (3 3 H) "3"
                 0 0 1 1 0 0 1 1 (3 3 H) "3"
                 0 0 1 1 0 1 1 1 (3 7 H) "7"
                 0 0 1 1 1 0 0 0 (3 8 H) "8"
データネーム    0 1 0 0 0 1 0 1 (4 5 H) "E"
ERパターンNo.  0 z z z z z z z z      Z=ERパターン1~4
                                      (1=A, 2=B, 3=C,
                                      4=D)

EOX             1 1 1 1 0 1 1 1 (F 7 H)

```

④ システムセットアップデータ、バルクダンプ・リクエスト

現在選択されているバンクのMIDIチャンネルで受信可能です。

メッセージを受信すると、システムセットアップデータをバルクアウトします。

```

ステータス      1 1 1 1 0 0 0 0 (F 0 H)
ID No.          0 1 0 0 0 0 1 1 (4 3 H)
サブステータス 0 0 1 0 n n n n (2 n H) n=0 (チャンネルナンバ
                  -1)~15 (チャンネル
                  ナンバー16)

フォーマットNo. 0 1 1 1 1 1 1 0 (7 E H)
                 0 1 0 0 1 1 0 0 (4 C H) "L"
                 0 1 0 0 1 1 0 1 (4 D H) "M"
                 0 0 1 0 0 0 0 0 (2 0 H) スペース
                 0 0 1 0 0 0 0 0 (2 0 H) スペース
                 0 0 1 1 1 0 0 0 (3 8 H) "8"
                 0 0 1 1 0 0 1 1 (3 3 H) "3"
                 0 0 1 1 0 0 1 1 (3 3 H) "3"
                 0 0 1 1 0 1 1 1 (3 7 H) "7"
                 0 0 1 1 1 0 0 0 (3 8 H) "8"
データネーム    0 1 0 1 0 0 1 1 (5 3 H) "S"
                 0 0 1 0 0 0 0 0 (2 0 H) スペース
EOX             1 1 1 1 0 1 1 1 (F 7 H)

```

⑤ バンクチェンジ・リクエスト

現在選択されているバンクのMIDIチャンネルで受信可能です。

メッセージを受信すると、任意のバンクに切り替わります。

```

ステータス      1 1 1 1 0 0 0 0 (F 0 H)
ID No.          0 1 0 0 0 0 1 1 (4 3 H)
サブステータス 0 0 1 0 n n n n (2 n H) n=0 (チャンネルナンバ
                  -1)~15 (チャンネル
                  ナンバー16)

フォーマットNo. 0 1 1 1 1 1 1 0 (7 E H)
                 0 1 0 0 1 1 0 0 (4 C H) "L"
                 0 1 0 0 1 1 0 1 (4 D H) "M"
                 0 0 1 0 0 0 0 0 (2 0 H) スペース
                 0 0 1 0 0 0 0 0 (2 0 H) スペース
                 0 0 1 1 1 0 0 0 (3 8 H) "8"
                 0 0 1 1 0 0 1 1 (3 3 H) "3"
                 0 0 1 1 0 1 1 1 (3 7 H) "7"
                 0 0 1 1 1 0 0 0 (3 8 H) "8"
データネーム    0 1 0 1 0 1 0 1 (5 5 H) "U"
バンクNo.       0 z z z z z z z z      Z=バンク1~4 (1=A,
                                      2=B, 3=C, 4=D)

EOX             1 1 1 1 0 1 1 1 (F 7 H)

```

⑥ メモリー・バルクデータ

送信データの「メモリー・バルクデータ」と同様。

⑦ バンク・プログラムチェンジ表・バルクデータ

送信データの「バンク・プログラムチェンジ表・バルクデータ」と同様。

⑧ ユーザー・ERパターン・バルクデータ

送信データ「ユーザー・ERパターン・バルクデータ」と同様。

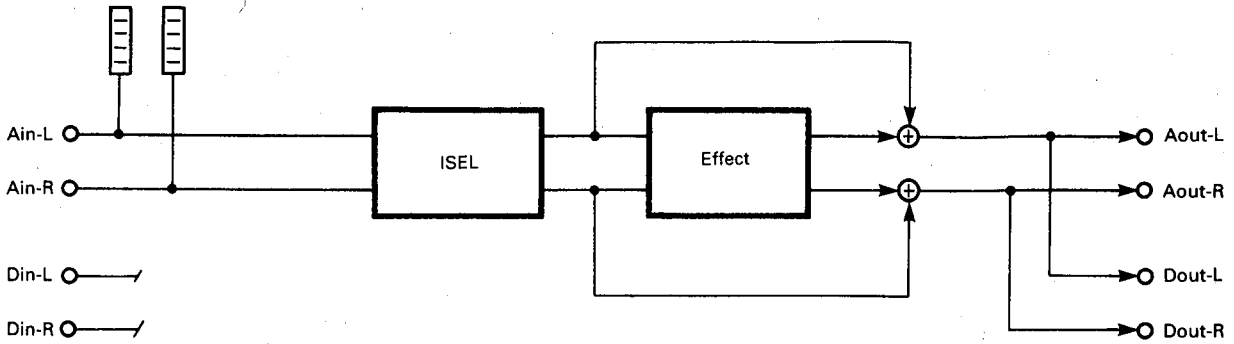
⑨ システムセットアップ・バルクデータ

送信データの「システムセットアップバルクデータ」と同様。

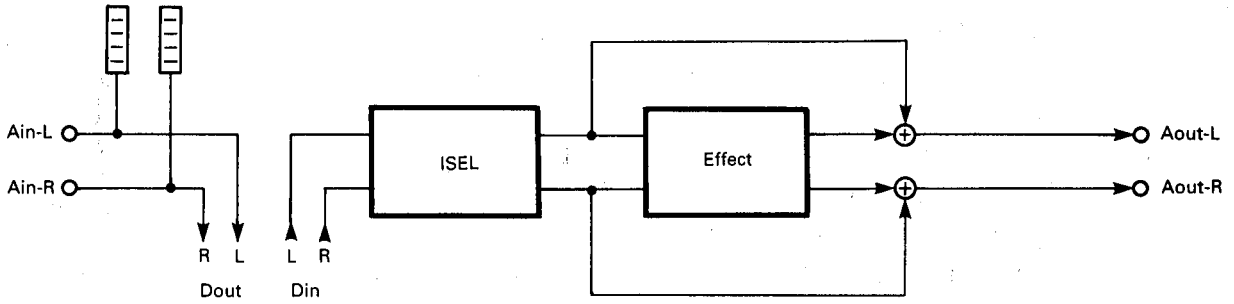
なお、MIDIデータファイラーMDF1やコンピュータなどから受信する場合は、相手側の機器のデータ間の時間間隔(F7~F0)は、30ms以上の設定にする必要があります。

■ DIGITAL I/O MODE (デジタル I/O モード)

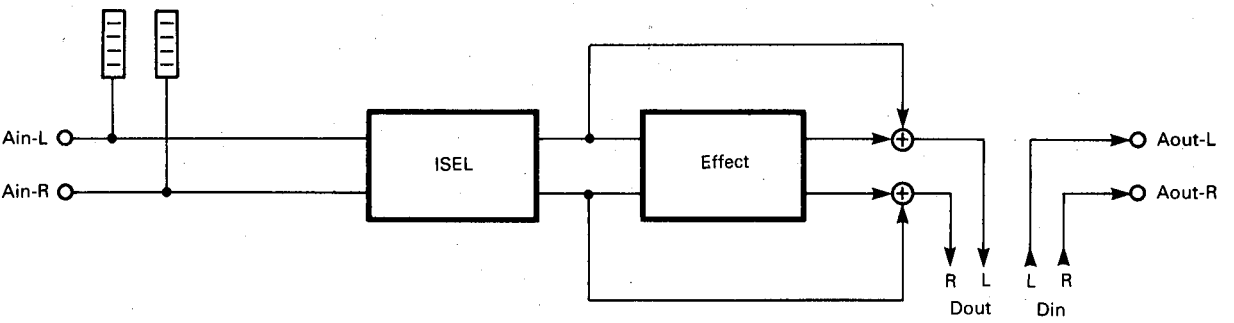
① Analog



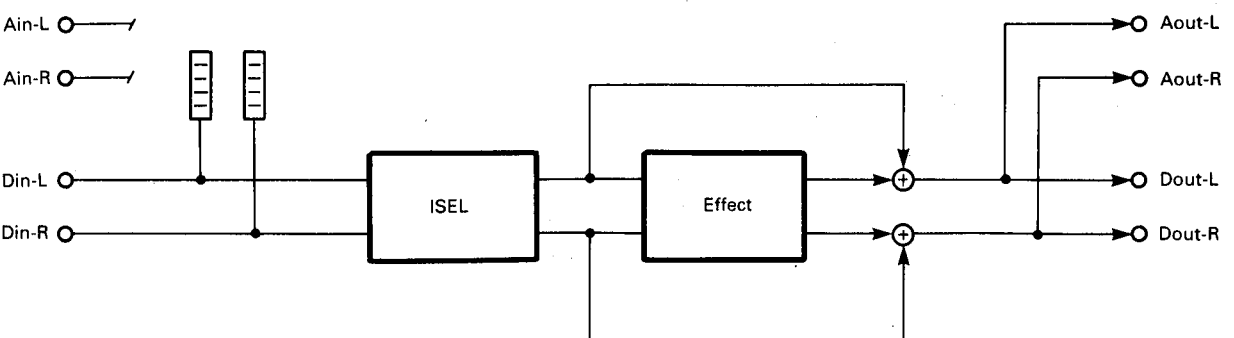
② Pre



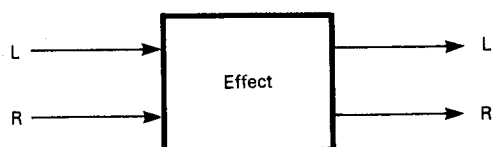
③ Post



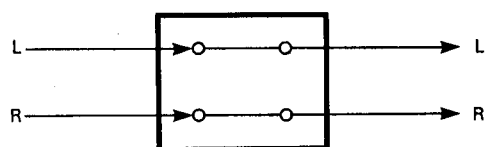
④ Digital



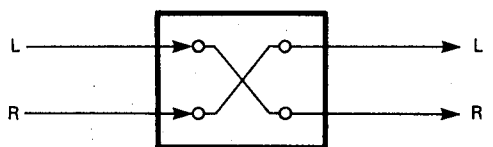
■ INPUT MODE (インプットモード)



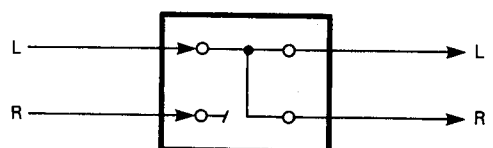
① Stereo Normal



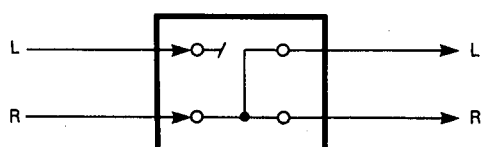
② Stereo Reverse



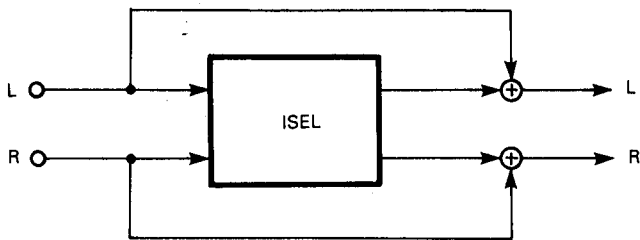
③ Mono L



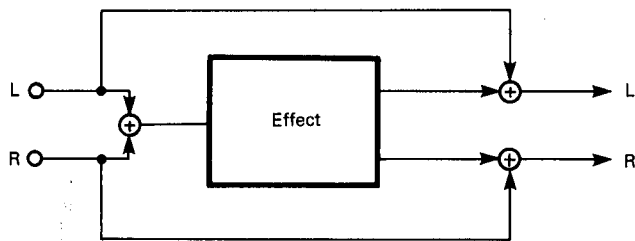
④ Mono R



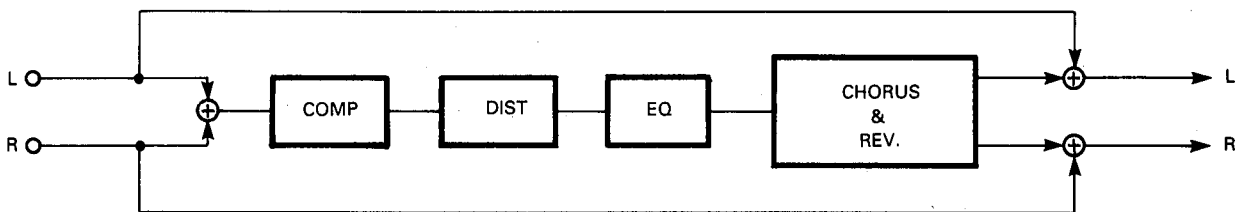
EFFECT MODE (エフェクトモード)



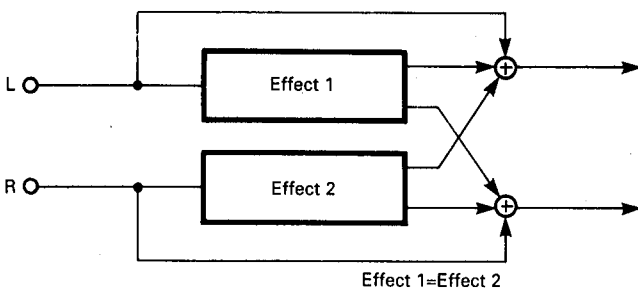
① Single #1~30



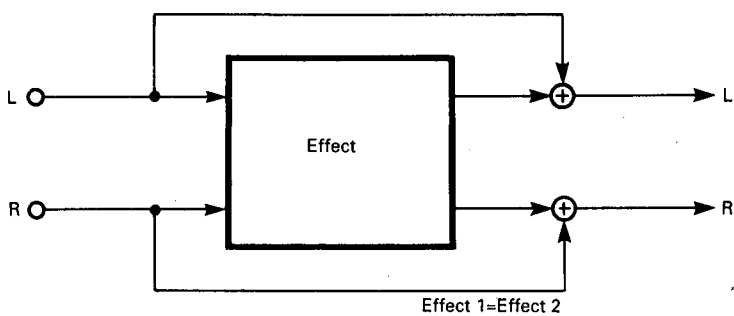
② Multi #31~33



③ 2ch In #34~38



④ Stereo #39,40



YAMAHA [Professional Multi-Effect Processor] Date : 8/5, 1988
 Model SPX1000 MIDI Implementation Chart Version : 1.0

Function ...	Transmitted	Recognized	Remarks
Basic Default	: x	: 1 - 16, off	: memorized
Channel Changed	: x	: 1 - 16, off	:
Mode Default	: x	: OMNIoff/OMNIon	: memorized
Mode Messages	: x	: x	:
Mode Altered	: *****	: x	:
Note	: x	: 0 - 127	:
Number : True voice	: *****	: x	:
Velocity Note ON	: x	: x	:
Velocity Note OFF	: x	: x	:
After Key's	: x	: x	:
Touch Ch's	: x	: x	:
Pitch Bender	: x	: x	:
0 - 120	: x	: o	:
Control	:	:	:
Change	:	:	:
Prog	: x	: o 0 - 127	: *1
Change : True #	: *****	:	:
System Exclusive	: o	: o	: Bulk Dump
System : Song Pos	: x	: x	:
System : Song Sel	: x	: x	:
Common : Tune	: x	: x	:
System : Clock	: x	: x	:
Real Time : Commands	: x	: x	:
Aux : Local ON/OFF	: x	: x	:
Aux : All Notes OFF	: x	: x	:
Mes- : Active Sense	: x	: o	: *2
sages:Reset	: x	: x	:
Notes: *1	= For program 1 - 128, memory #1 - #99 is selected.		
Notes: *2	= Active sensing is recognized only in "freeze".		

Mode 1 : OMNI ON, POLY Mode 2 : OMNI ON, MONO o : Yes
 Mode 3 : OMNI OFF, POLY Mode 4 : OMNI OFF, MONO x : No

SPX1000

■ TEST PROGRAM (テストプログラム)

● Test Program Entry

- (1) While pressing the "PARAM" and "TRIGGER" switches, turn the POWER switch on.
- (2) After the system has entered the Test Program mode, the ROM, ACIA, and Battery checks will be performed automatically. If the Battery check is OK, the LCD will indicate the "TEST BATT. OK" message.
- (3) On the normal operation, when the power switch is turned on, the RAM check will be performed automatically.
- (4) Select a test-number with following operation.
Pressing the "↑" (Memory Down) switch will increase the test-number, and pressing the "↓" (Memory Down) switch will decrease it. Press the "RECALL" switch to initiate the test.
- (5) When the test 11 is activated after completion of the tests 1 through 10, the normal operation will be restored.
Without the completion of the tests 1 through 10, the "CHECK NOT END" message will appear on the LCD.
When the test 99 is activated, the normal operation will be restored regardless of the completion of the tests.

1. TEST 1: LCD Check

- (1) Select the test-number "1", and press the "RECALL" switch to initiate the test.
- (2) The entire LCD is turned "ON and OFF" five times.
- (3) Verify the proper lighting of all dots in the LCD.

2. TEST 2: LED Check

- (1) Select the test-number "2", and press the "RECALL" switch to initiate the test.
- (2) The 7-segments LED will indicate the figures of "0" to "99" in sequence.
- (3) The INPUT MODE and DIGITAL I/O indicators will light one after another.
- (4) The switch LED indicators will light one after another in sequence.
- (5) All of the LED indicators and segments will simultaneously light ON and then OFF, and the Memory number display will indicate the "2". At this time, the INPUT level meter LEDs remain OFF.
- (6) Verify the proper lighting of all LED indicators and segments.

●テストプログラムの起動

- (1) "PARAM" キーと "TRIGGER" キーを押しながら、パワースイッチをONします。
- (2) テストプログラムを起動すると、ROM チェック、LSI の制御回線のチェック、及びバッテリーチェックが自動的に行われます。これらのチェックがOKの時には、"TEST BATT. OK" がLCDに表示されます。
- (3) RAM チェックは、通常動作のPOWER ON時に行われます。
- (4) テストNo.は、フロントパネルのメモリー・アップとメモリー・ダウンキーにより選択し、"RECALL" キーを押して実行します。
- (5) テスト1から10を全て終了後に、テスト11を実行すると通常動作に戻ります。チェックが全て終了していない場合には、LCDに"CHECK NOT END"が表示されます。
また、テスト99を実行すると、未実行のテストがあっても通常動作に戻ります。

1. テスト1：LCD表示器のチェック

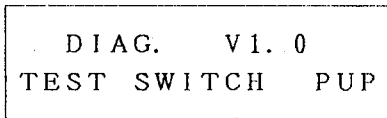
- (1) テストナンバー1を選択後、"RECALL" スイッチを押します。
- (2) LCDの全ドットが5回点滅します。
- (3) LCDの全ドットが正しく点灯することを、目視により確認します。

2. テスト2：LED点灯チェック

- (1) テストナンバー2を選択後、"RECALL" スイッチを押します。
- (2) インพุットモードLEDが、上から順次点灯していきます。
- (3) デジタルI/OモードLEDが、上から順次点灯していきます。
- (4) パネル・キースイッチ内のLEDが、1つずつ点灯していきます。
- (5) 全LEDが点灯します。(レベルメーター用LEDを除く)
- (6) LEDが消灯した後、メモリーLEDが"2"を表示します。

3. TEST 3: Panel Switch Check

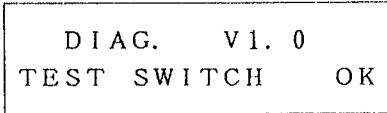
- (1) Attach the Foot switches to the TRIGGER1, INC/DEC and BYPASS jacks, and select the test-number "3", and then press the "RECALL" switch to initiate the test.
- (2) The switch name "PUP" (Parameter up) will appear on the LCD as shown below.



Press the switch of which the name is indicated on the LCD.
Pressing the correct switch can advance the program.
The order is as shown below;

- | | |
|---------------------------|---|
| (01) [↑] (Parameter Up) | (10) [↑] (Memory Up) |
| (02) [↓] (Parameter Down) | (11) [↓] (Memory Down) |
| (03) [SCROLL BACK] | (12) [RECALL] |
| (04) [EQ] | (13) [UTILITY] |
| (05) [PARAM] | (14) [TRIGGER] |
| (06) [INT RAPAM] | (15) [BYPASS] |
| (07) [LEVEL] | (16) [TRIGGER1] (Foot SW) |
| (08) [EXT CTRL ASSIGN] | (17) [INC/DEC] (Memory INC/DEC-Foot SW) |
| (09) [STORE] | (18) [BYPASS] (Foot SW) |

- (3) When these tests have been completed successfully, an "OK" message will appear on the LCD.



- (4) If an incorrect switch is pressed, the routine cannot proceed to the next switch test. Pressing the switch indicated on the LCD will advance the Switch test.

4. TEST 4: FOOT VOLUME 1 Check

- (1) Connect the Foot volume to the FOOT VOL 1 jack on the Front panel.

3. テスト 3 : パネルスイッチのチェック

- (1) テストに入る前に、TRIGGER 1, INC/DEC, BYPASS ジャックにフットスイッチを接続します。
テストナンバー 3 を選択後、“RECALL” スイッチを押します。
- (2) テストに入ると、次に押すべきスイッチの名称が LCD に表示されます。

- (3) 次の順にスイッチを押していきます。

- (4) 全てのスイッチのチェックが終了すると、LCD には、次のように表示されます。

途中で、スイッチの操作順序を間違えた場合は、次のスイッチのチェックに進むことが出来ません。LCD に表示されているスイッチから押し直して下さい。

4. テスト 4 : フットボリューム 1 のチェック

- (1) テストに入る前に、フロントパネルの FOOT - VOL1 ジャックにフットスイッチを接続します。
テストナンバー 4 を選択後、“RECALL” スイッチを押します。

- (2) Select the test-number "4", and press the "RECALL" switch to initiate the test.
- (3) If the Foot volume will be moved to both the lowest and highest position, the current voltage shown on the LCD will be sequentially incremented as shown below.

```
DIAG.   V1. 0
TEST F. VOL-1 0. 5
```

```
DIAG.   V1. 0
TEST F. VOL-1 2. 5
```

```
DIAG.   V1. 0
TEST F. VOL-1 4. 5
```

When the test is OK,

```
DIAG.   V1. 0
TEST F. VOL-1  OK
```

- (2) フットボリュームを徐々に踏み込んでいくと、LCDの表示が次のように変わっていきます。

チェックがOKなら、LCDには、次のように表示されます。

5. TEST 5: FOOT VOLUME 2 Check

- (1) Connect the Foot volume to the FOOT VOL 2 jack on the Front panel.
- (2) Select the test-number "5", and press the "RECALL" switch to initiate the test.
- (3) Same as the FOOT VOLUME 1 check.

6. TEST 6: Analog Trigger (LINE) Check

- (1) Switch the TRIGGER2 to "LINE".
- (2) Select the test-number "6", and press the "RECALL" switch to initiate the test.
- (3) Apply a sine wave of 1 kHz, -24 dBm to the ANALOG TRIGGERS2 jack.
- (4) If the test is OK, the "TRIG (LINE) OK" message will appear on the LCD.

7. TEST 7: Analog Trigger (MIC) Check

- (1) Switch the TRIGGER2 to "MIC".
- (2) Select the test-number "7", and press the "RECALL" switch to initiate the test.
- (3) Apply a sine wave of 1 kHz, -24 dBm to the ANALOG TRIGGER 2 jack.
- (4) If the test is OK, the "TRIG (MIC) OK" message will appear on the LCD.

5. テスト5：フットボリューム2のチェック

- (1) テストに入る前に、フロントパネルのBYPASS ジャックにフットスイッチを接続します。テストナンバー5を選択後、“RECALL” スイッチを押します。
- (2) 動作は、フットボリューム1と同様です。

6. テスト6：アナログトリガー(LINE)のチェック

- (1) テストに入る前に、リアパネルのトリガーレベルSWを、LINE側にします。テストナンバー6を選択後、“RECALL” スイッチを押します。
- (2) TRIGGER2 ジャックに、1kHz/-24dBmのサイン波を加えます。
- (3) テストがOKなら、LCDに“TRIG(LINE)OK”が表示されます。

7. テスト7：アナログトリガー(MIC)のチェック

- (1) テストに入る前に、リアパネルのトリガーレベルSWを、MIC側にします。テストナンバー7を選択後、“RECALL” スイッチを押します。
- (2) TRIGGER2 ジャックに、1kHz/-24dBmのサイン波を加えます。
- (3) テストがOKなら、LCDに“TRIG(MIC)OK”が表示されます。

8. TEST 8: MIDI Check

- (1) Connect the MIDI IN jack to the MIDI OUT with a MIDI cable, and switch the MIDI OUT/THRU to OUT.
- (2) Select the test-number "8", and press the "RECALL" switch to initiate the test.
- (3) A result of the test will be displayed on the LCD.
When the test is OK,

DIAG.	V1.0
TEST MIDI	OK

If the output data from the MIDI OUT don't return to the CPU through the MIDI IN, nor the received data at the CPU is not correct,

DIAG.	V1.0
TEST MIDI	NG

9. TEST 9: AD OFFSET Adjustment

- (1) Connect a powered speaker to the L or R OUTPUT connector in order to obtain sound check.
- (2) Select the test-number "9", and press the "RECALL" switch to initiate the test.
If an Offset voltage is present, the click noise can be heard from the seaker.
- (3) Adjust the VR106 on the AD Circuit Board to minimize the click noise level.

10. TEST 10: Factory Set

- (1) Select the test-number "10", and press the "RECALL" switch to initiate the test.
- (2) If this function is activaed, the LCD will indicate a message as shown below.

DIAG.	V1.0
RAM INITIALIZE	?

8. テスト 8 : MIDI チェック

- (1) テストに入る前に、MIDI-INとMIDI-OUT端子をMIDIケーブルで接続し、リアパネルのMIDI-OUT/THRUスイッチをOUT側にしておきます。
テストナンバー8を選択後、“RECALL”スイッチを押します。
- (2) テストの結果がLCDに表示されます。
OKの時

NGの時

9. テスト 9 : ADオフセットの調整

- (1) テストに入る前に、パワードスピーカをOUTPUT L、またはRに接続しておきます。
テストナンバー9を選択後、“RECALL”スイッチを押します。
- (2) オフセットがずれていると、スピーカよりクリック音が聞こえます。
この時には、ADシートの半固定抵抗VR106にて、クリック音が最小になるように調整します。

10. テスト10 : ファクトリーセット

- (1) テストナンバー10を選択後、“RECALL”スイッチを押します。
- (2) テスト10に入ると、LCDには次のように表示されます。

Press the "STORE" switch, the RAM's user area will be set with the Factory set data, and parameters are initialized.

"STORE" スイッチを押すと、ユーザー RAM 領域に、ファクトリー・プリセット値がセットされ、またパラメータも初期値にセットされます。

```

DIAG.   V1.0
SET USER PROG.
    
```

11. TEST 20: DRAM Check

- (1) Select the test-number "20", and press the "RECALL" switch to initiate the test. The DRAMs for DSP are cheked automatically.
- (3) If the test is OK, an "OK" will appear on the LCD as shown below.

11. テスト20：D-RAMチェック

- (1) テストナンバー20を選択後、“RECALL” スイッチを押します。
 - (2) DSP用D-RAMがチェックされ、不良ビットがあればLCDに表示されます。
- OKの時

```

DIAG.   V1.0
TEST DRAM      OK
    
```

If the test is No Good, the LCD will indicate the incorrect bit as shown below.

NGの時

```

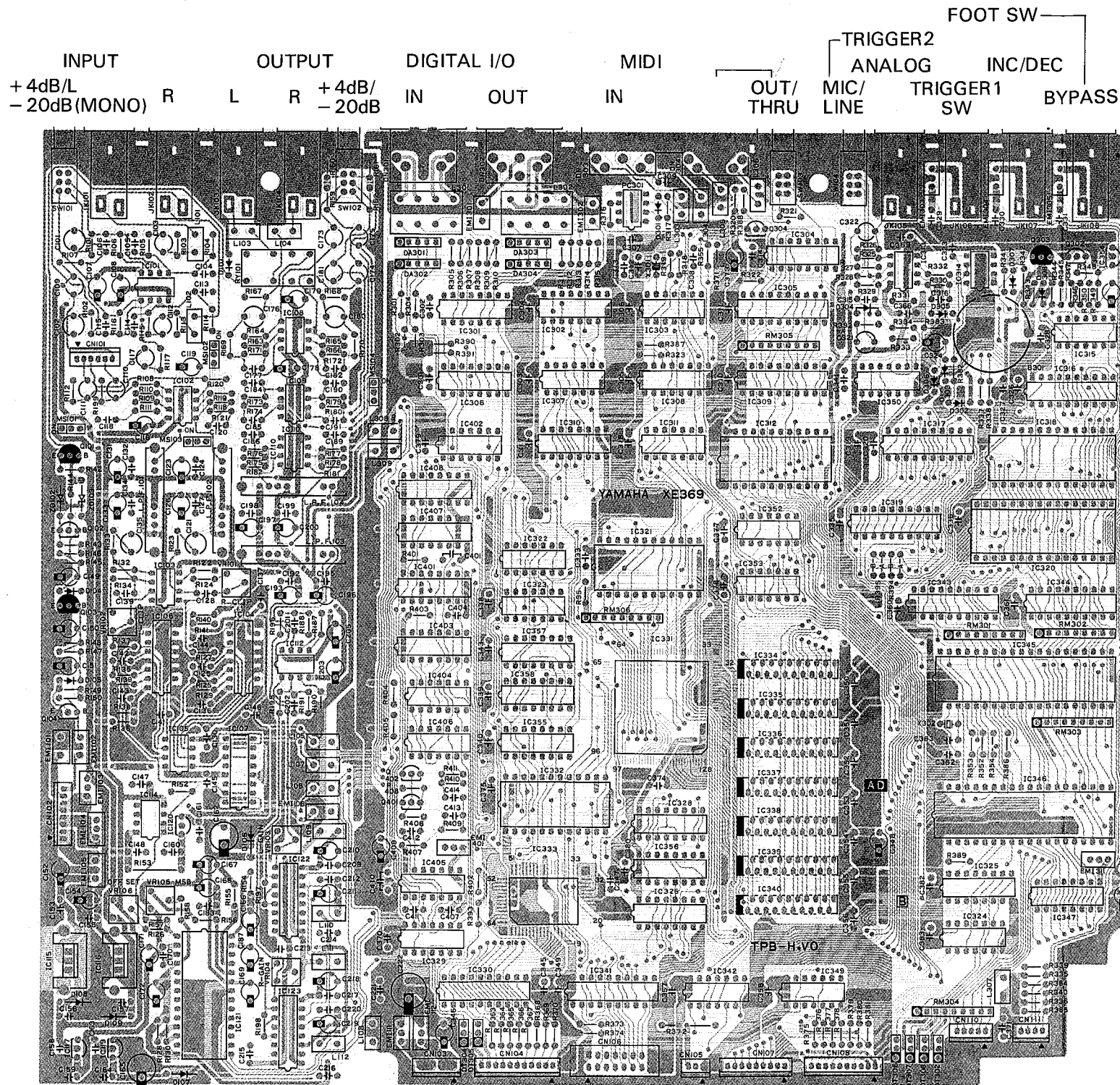
DIAG.   V1.0
TEST DRAM      D12
    
```

(The data bit 13 is incorrect.)

(データの13ビット目が不良)

CIRCUIT BOARDS (シート基板図)

AD Circuit Board



Components side (部品側)

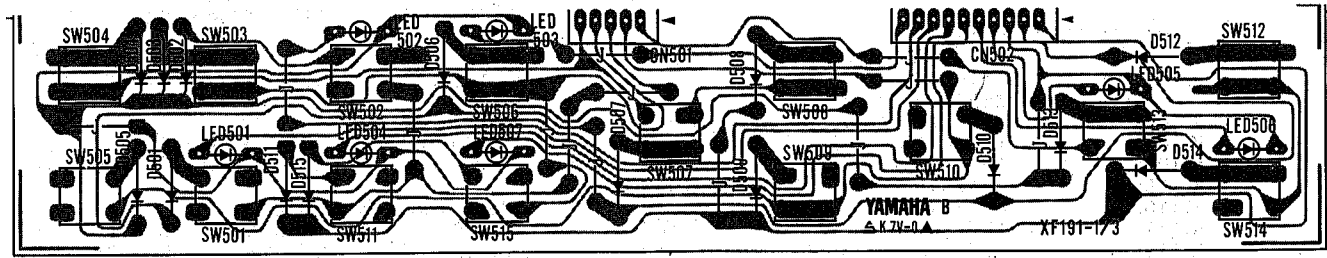
Notes

* Circuit Board AD (VF071200) XE369B0

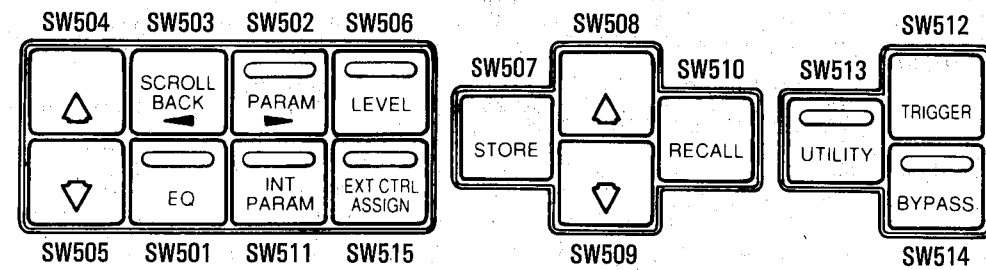
- IC
 - IC101,102,109,110,313: NJM4558DV (IG001390) OP AMP
 - IC103,105,112,114,314: M5238P (XA013001) OP AMP
 - IC104,106: TC4053BP (IG055100) MPX
 - IC107: NJU211D (XC555001) ANALOG SW
 - IC108: NJM4556DE (XA772001) OP AMP
 - IC115: NJM7915A (IG147500) -15V 1A
 - IC116: NJM7815A (IG147400) 15V 1A
 - IC117: NJM79L12A (XE393A00) -12V 0.1A
 - IC119: NJM79L05 (IG130500) -5V 0.1A
 - IC120: NJM78L05A (IG065510) 5V Regulator
 - IC121: PCM78AP (XE394A00) A/D Converter
 - IC122,123: PCM56P (XB637001) D/A Converter
 - IC301: AM26LS31PC (XC570001) LINE DRIVER
 - IC302: TC74HC157P (IR015700) DATA SEL
 - IC303: TC74HCU04 (IG142200) INV
 - IC304,308,407,408: TC74HC163P (IR016300) CNT
 - IC305: TBP28L22N (XF173A00) BPROM 256K
 - IC306: AM26LS32PC (XC571001) LINE RECEIVER
 - IC307,324,329,402: TC74HC04P (IR000400) INV
 - IC309: TC74HC273P (IR027300) D. FF
 - IC310: YM3422 (XE862001) ES1
 - IC311: TC74HC393P (IR039300) CNT
 - IC312: HD63B50P (IG147300) ACIA
 - IC315: TC74HC14P (IR001400) INV
 - IC316: ADC0844CCN (XC521001) A/D Converter
 - IC317: EPL16P8BP 29A (XF029A00) PAL
 - IC318: μ PD43256CL-15 (XC444001) SRAM
 - IC319: EPL16P8BP 30A (XF030A00) PAL
 - IC320: (XF174A00) EPROM 1Mbit
 - IC321: YM3807 (IT380700) MOD
 - IC322: TC74HC08P (IR000800) AND
 - IC323,342,349: TC74HC74P (IR007400) D. FF
 - IC325: TC74HC139P (IR013900) DEC
 - IC326,403: TC74HC174P (IR017400) D. FF
 - IC328,355: TC74HC153P (IR015300) MPX
 - IC331: YM6007 (XF164A00) DSP2
 - IC332: YM6104 (XE788A00) DEQ2
 - IC333: YM3934 (XE798A00) PMM2
 - IC334~340: MB81C4256-10PSZ (XE071A00) RAM 1Mbit
 - IC341: TC74HC374P (IR037400) D. FF
 - IC343,344: TC74HC373P (IR037300) D-LATCH
 - IC345: HD63B03P (IG105200) CPU 8bit
 - IC346: HD63B21P (XB258001) CPU PIA
 - IC350: TC4066BP (IG001270) ANALOG SW
 - IC352,353,404: TC74HC00P (IR000000) NAND
 - IC354: PST518B-2 (IG116200) SYSTEM RESET
 - IC356: TC74HC175P (IR017500) D. FF
 - IC357,358: TC74HC166P (IR016600) SREG
 - IC401: TC74HC123P (IR012300) MONO-FF
 - IC405: SN74LS624N (IG136400) VCO
 - IC406: MC4044 (IG057900) F. DETECT
 - LPF101~104: LP20C9B6 (XC561001) ACTIVE LPF
- Photo Coupler
 - PC301: TLP552 (IK000470)
- Digital Transistor
 - DT302,306~308: DTD143EF (VG387100)
 - DT304,305: DTB143EF (VF072800)
- Transistor
 - Q101,103,303: 2SA 1015 Y (IA101520)
 - Q102,104,302,304,401,402: 2SC 1815 Y (IC181520)
- Transistor Array
 - IC330: BA6212 (VF074800)
 - IC347: TD62506P (IG138700)

- Diode
 - D101,104,105,301~308: 1SS133 (IF003450)
 - D106~109: 11ES4 (VB481900)
- Zener Diode
 - ZD102,103: RD5. 6EB2 5.6V (IF002140)
- Diode Array
 - DA301,303: DAP4 (IF004060)
 - DA302,304: DAN401 25M A4 (IF007640)
- Metal Oxide Film Resistor
 - R153: 150 Ω 1W J (HL315150)
 - R372: 6.8 Ω 1W J (HL313680)
- Resistor Array
 - RM301~306: RMLS8-103J (HZ004730)
- Carbon Composition Resistor
 - R342: 10.0M (HI209990)
- Trimmer Potentiometer
 - VR101, 102: B 20.0K EVN (VA024900) R-CLIP, L-CLIP
 - VR103, 104: B 3.0K 3P EVN (VB135200) R-GAIN, L-GAIN
 - VR105: B 200.0K 3P EVN (VE463700) MSB
 - VR106: B 30.0K 3P EVN (VB135500) OFFSET
- Semiconductive Cera. Cap
 - 0.1 μ F 16 Z (FZ004110)
- Ceramic Resonator
 - X301: 11.2896M (VD119200)
 - X302: 8.00M CSA8.00MT (QU008500)
- EMI Filter
 - EMI101~106,111,112,301~305,311,401: LS MT Y223NB (FZ005920)
- Noise Filter DIP
 - L301,302: D-08C2 (VA928400)
- Coil
 - L101~112,303~307: FL5R200QNT 20 μ (VB835000)
- Push Switch
 - SW101~104: SUJ (VA025500)
- Relay
 - RY101: DC RY12W (KC001900) 12V
- Phone Jack
 - JK101~108: HLJ0520 (LB202600)
- DIN Jack
 - DN301,302: 8P TCS4680 (LB605820) DIGITAL I/O
 - D303,304: 5P SK0266 2 (VF342200) MIDI
- Lithium Battery
 - B301: CR 2032-P5-2 (VB436900)

• FP 1/3 Circuit Board



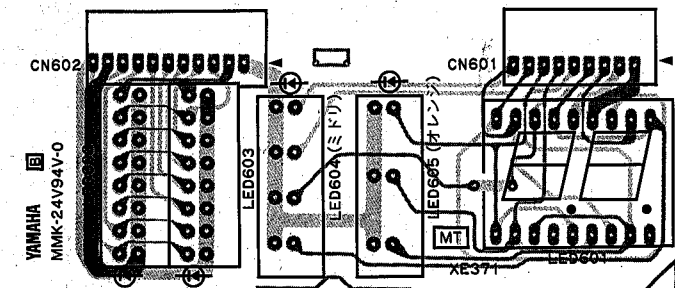
Components side (部品側)



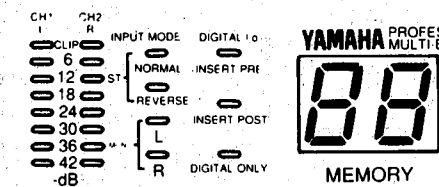
Notes

- * Circuit Board FP 1/3 (VG068100) XF191B0
- 1. Diode D501 ~ 515: 1SS133 (IF003450)
- 2. LED LED501 ~ 507: GL1HD212 (VG149600) RED
- 3. Push Switch SW501 ~ 515: KHH10908 (KA907030)

• MT Circuit Board



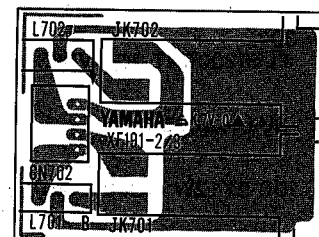
Components side (部品側)



Notes

- * Circuit Board MT (VF071500) XE371B0
- 1. LED Display LED601: SX-25J (VA039100) MEMORY
- LED602, 603: LN526RK (VD118900) Meter
- LED604: SX-25T Green (VG150100) INPUT MODE
- LED605: SX-25U Orange (VG150000) DIGITAL I/O

• FP 2/3 Circuit Board



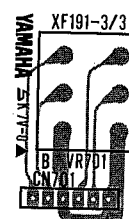
2
EXT CTRL/
FOOT VOL
1

Notes

- * Circuit Board FP 2/3 (VG068100) XF191B0
- 1. Coil L701,702: FL5R200QN 20U (VB971100)
- 2. Phone Jack JK701,702: HLJ0520 (LB202300) EXT CTRL/FOOT VOL

Components side (部品側)

• FP 3/3 Circuit Board



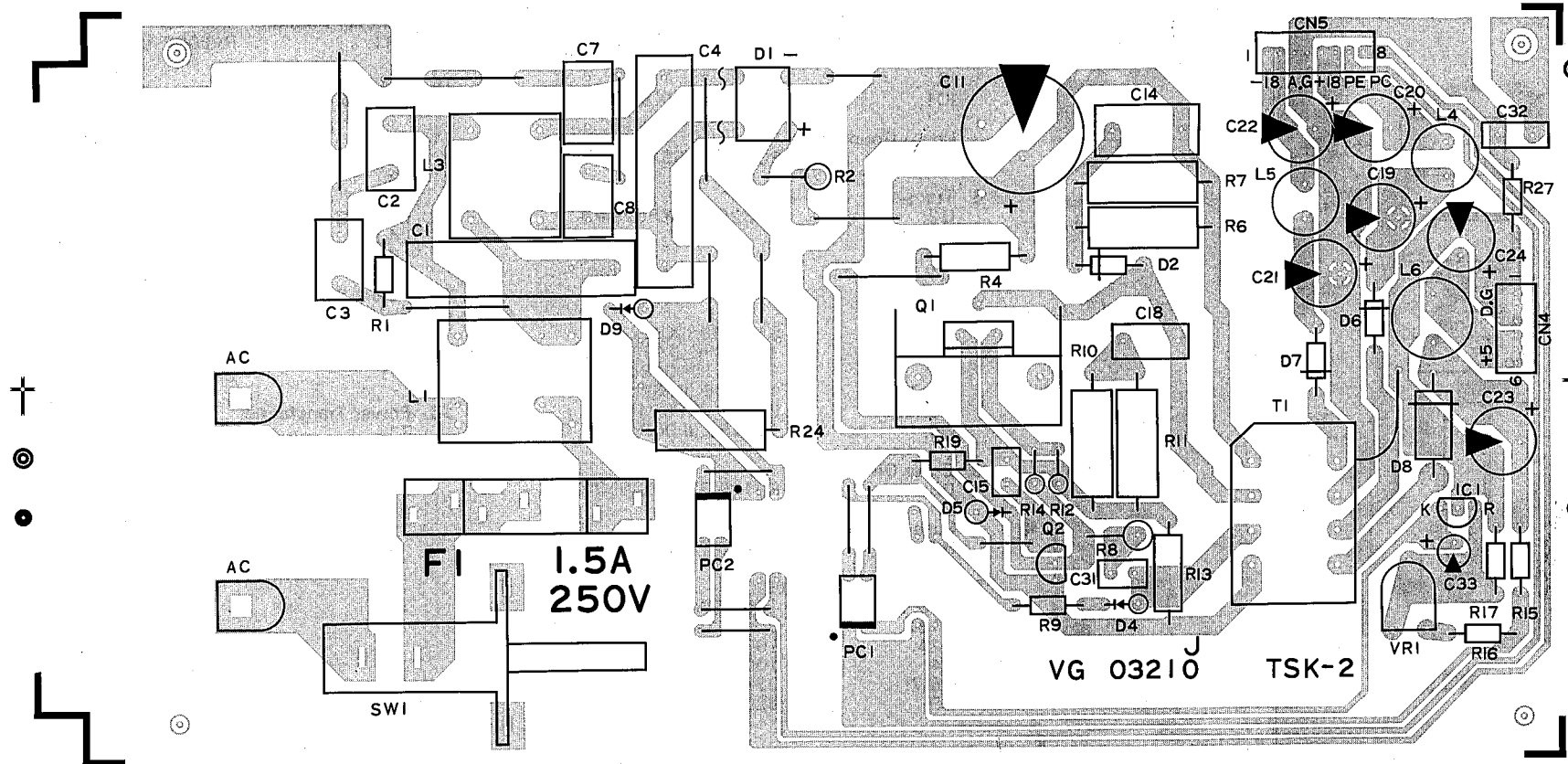
INPUT L — R

Notes

- * Circuit Board FP 3/3 (VG068100) XF191B0
- 1. Variable Resistor VR701: A10.0K x 2 RK161222 (VD979800) INPUT

Components side (部品側)

• PS Circuit Board (Japanese Model)



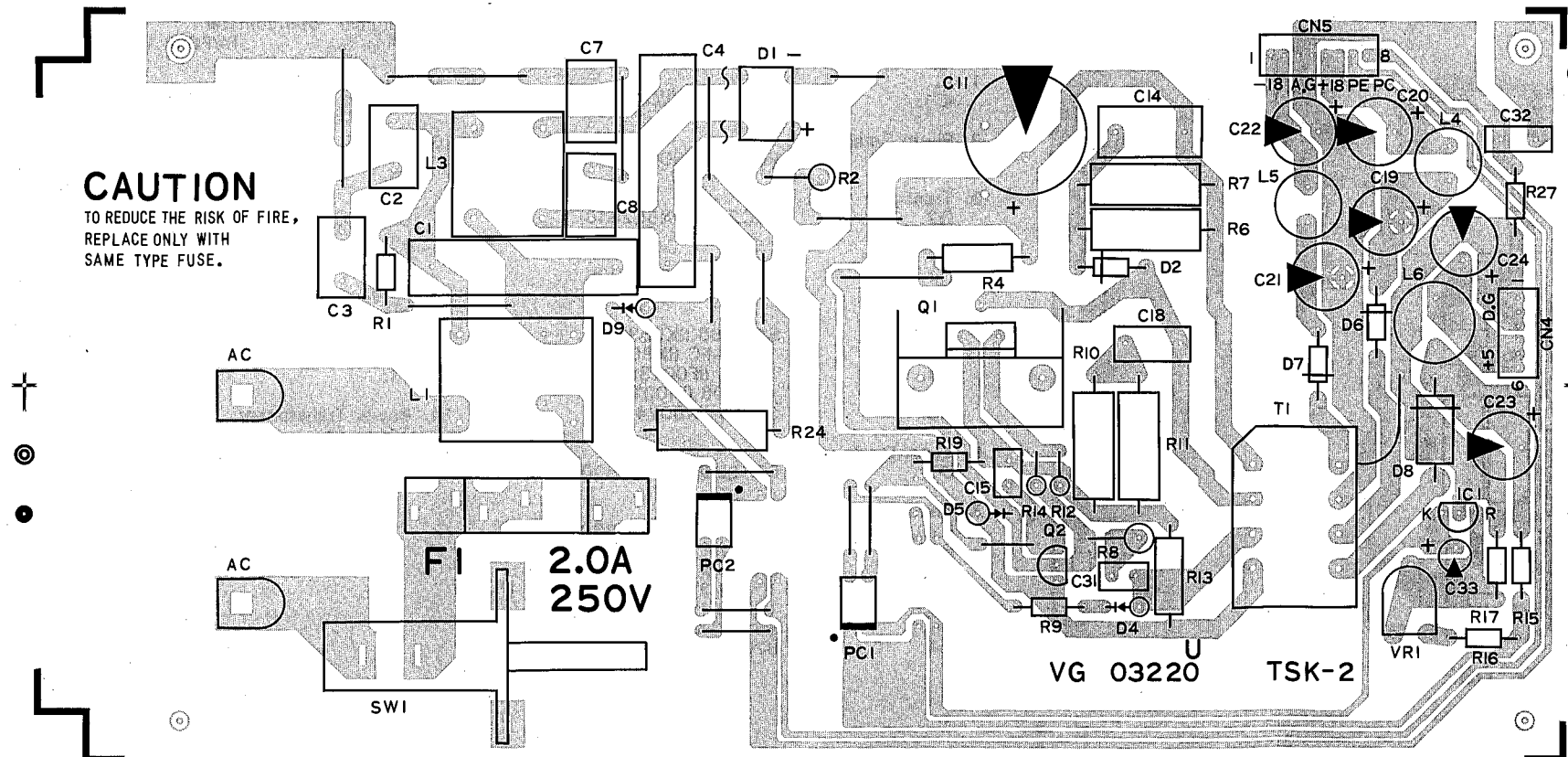
Components side (部品側)

Notes

- * Circuit Board PS (VG032100)
- 1. IC
IC1: μ PC1093J (IX801910) Regulator
- 2. Photo Coupler
PC1,2: PC817 (IX551630)
- 3. Transistor
Q2: 2SC2655 (IX552940)
- 4. FET
Q1: 2SK1153 (IX803780)
- 5. Diode
D1: S1WB40 (IX802160)
D2: 10DF6-FC (IX803800)
D4: 1SS84 (IF001380)
D6,7: 11DQ06 (IH001530)
D8: 31DF1 (IX802480)
D9: 1S1555 (IF000460)
- 6. Zener Diode
D5: RD12E B3 (IF006500)
- 7. Metal Oxide film Resistor
R10,11: 150 Ω 2W (HL325150)
R13: 0.82 Ω 1W (HX804120)
R2: 6.8 Ω 3W (HX804110)
R24: 100K Ω 2W (HL328100)
R4: 100K Ω 1W (HL318100)
R6,7: 33K Ω 2W (HL327330)
R8: 82 Ω 0.5W (HX804130)

- 8. Trimmer Potentiometer
VR1: RVF08P 1K Ω B (HX804140)
- 9. Electrolytic Cap
C23,24: 1000 μ F 10V (FX550550)
- 10. Coil
L1: NFR5E203A (GX801470)
L3: NFR6UA103 (GX801490)
- 11. Choke Coil
L4,5: FL9H470-40 (GX801500)
L6: FL11Z180K-60 (GX801510)
- 12. Power Switch
SW1: ESB8213V (KX801240)
- 13. Fuse
F1: 1.5A 250V (LX800830)
- 14. Power Transformer
T1: TMA019 (GX801520)

• PS Circuit Board (U.S. Model)



Components side (部品側)

Notes

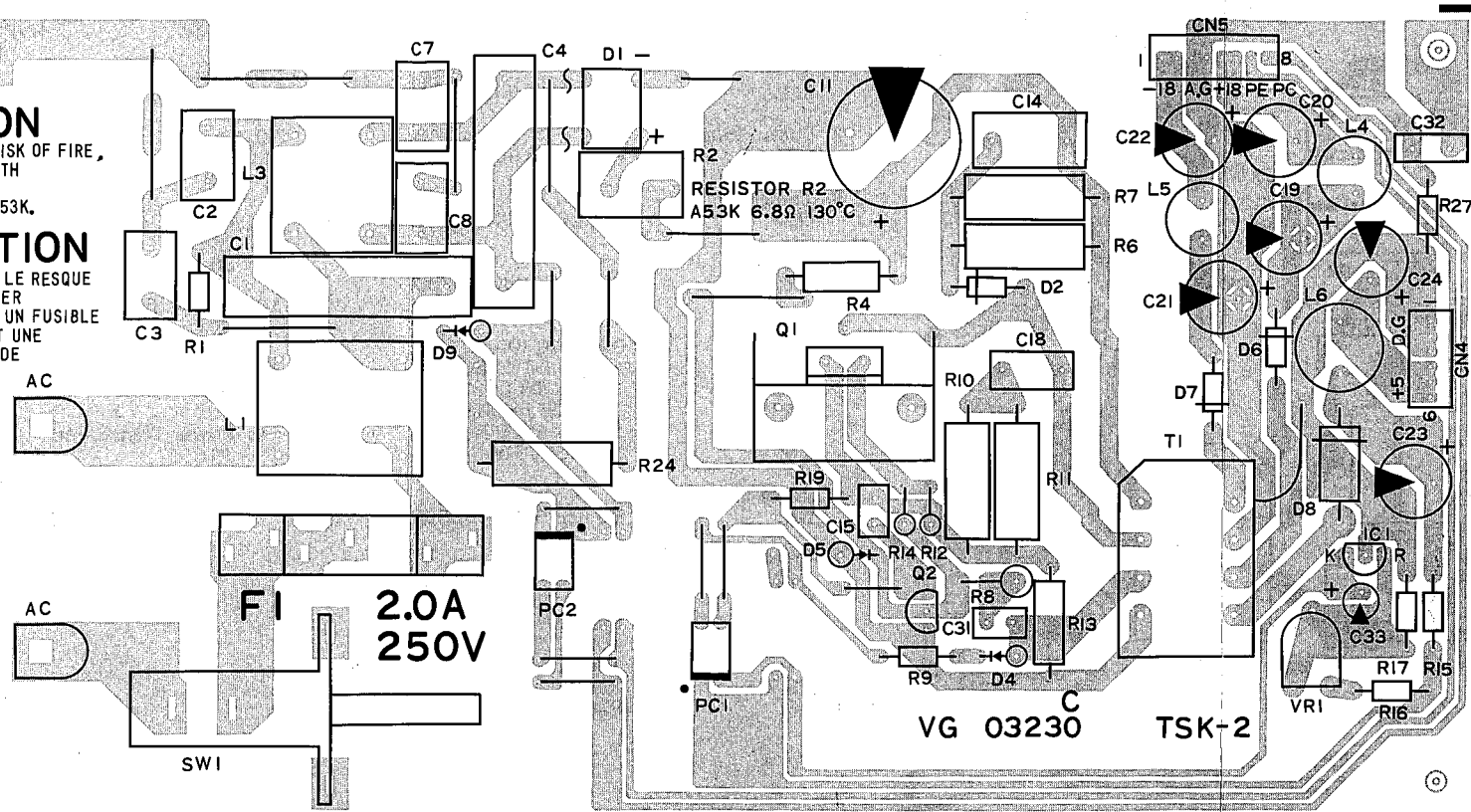
- * Circuit Board PS (VG032200)
- 1. IC
IC1: μ PC1093J (IX801910) Regulator
- 2. Photo Coupler
PC1,2: PC817 (IX551630)
- 3. Transistor
Q2: 2SC2655 (IX552940)
- 4. FET
Q1: 2SK1153 (IX803790)
- 5. Diode
D1: S1WB40 (IX802160)
D2: 10DF6-FC (IX803800)
D4: 1SS84 (IF001380)
D6,7: 11DQ06 (IH001530)
D8: 31DF1 (IX802480)
D9: 1S1555 (IF000460)
- 6. Zener Diode
D5: RD12E B3 (IF006500)
- 7. Metal Oxide film Resistor
R10,11: 150 Ω 2W (HL325150)
R13: 0.82 Ω 1W (HX804120)
R2: 6.8 Ω 3W (HX804110)
R24: 100K Ω 2W (HL328100)
R4: 100K Ω 1W (HL318100)
R6,7: 33K Ω 2W (HL327330)
R8: 82 Ω 0.5W (HX804130)

- 8. Trimmer Potentiometer
VR1: RVF08P 1K Ω B (HX804140)
- 9. Electrolytic Cap
C23,24: 1000 μ F 10V (FX550550)
- 10. Coil
L1: NFR5E203A (GX801470)
L3: NFR6UA103 (GX801490)
- 11. Choke Coil
L4,5: FL9H470-40 (GX801500)
L6: FL11Z180K-60 (GX801510)
- 12. Power Switch
SW1: ESB8213V (KX801240)
- 13. Fuse
F1: 2.0A 250V ST4 (LX800870)
- 14. Power Transformer
T1: TMA019 (GX801520)

• PS Circuit Board (Canadian Model)

CAUTION
TO REDUCE THE RISK OF FIRE,
REPLACE ONLY WITH
SAME TYPE FUSE
AND PROTECTOR A53K.

ATTENTION
AFIN DE REDUIRE LE RESQUE
DE FEU, REMPLACER
UNIQUEMENT PAR UN FUSIBLE
DE MEME TYPE ET UNE
PROTECTOR A53K DE
MEME TYPE.



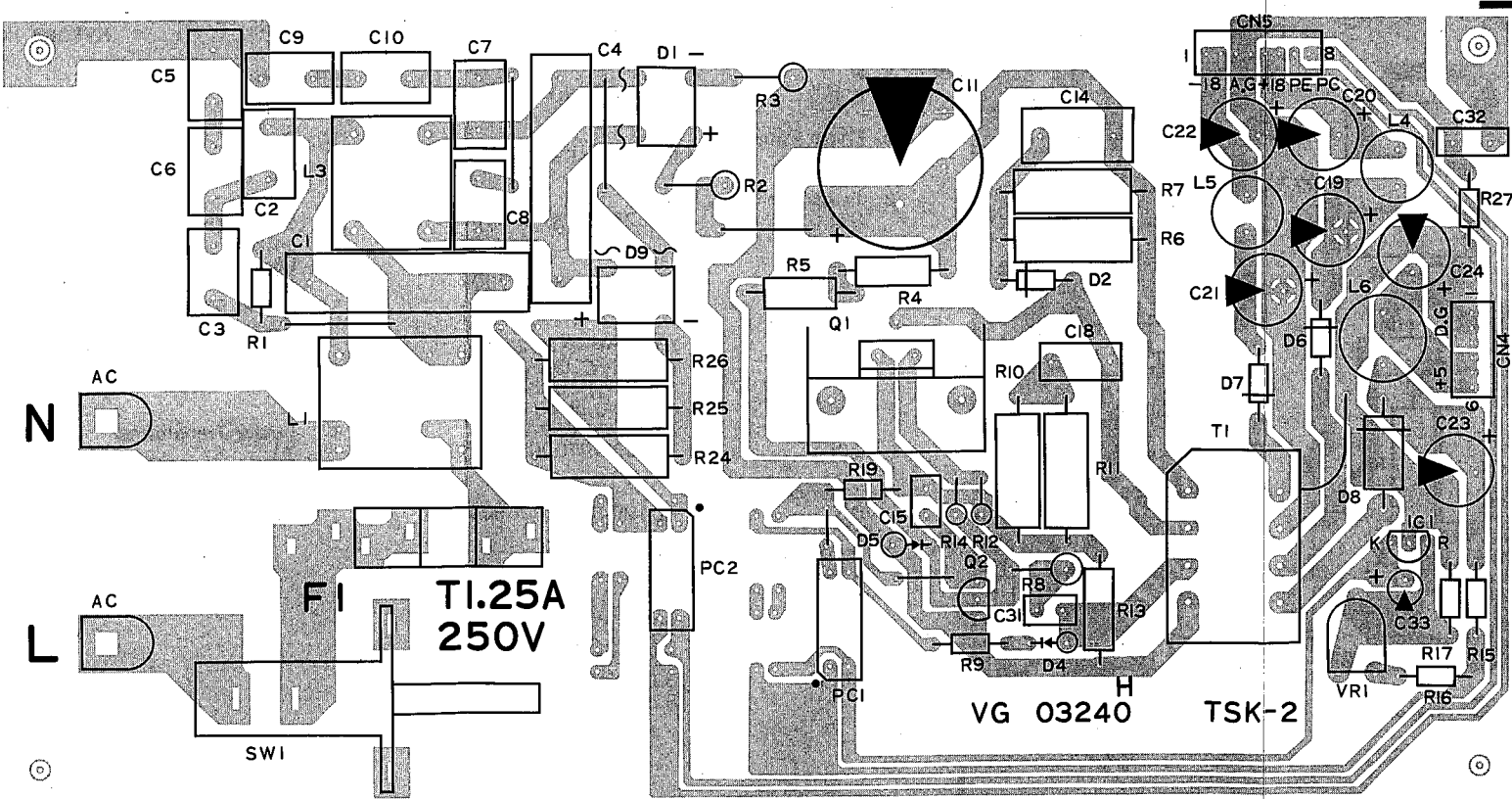
Notes)

- * Circuit Board PS (VG032300)
- 1. IC
IC1: μ PC1093J (IX801910) Regulator
- 2. Photo Coupler
PC1,2: PC817 (IX551630)
- 3. Transistor
Q2: 2SC2655 (IX552940)
- 4. FET
Q1: 2SK1153 (IX803780)
- 5. Diode
D1: S1WB40 (IX802160)
D2: 10DF6-FC (IX803800)
D4: 1SS84 (IF001380)
D6,7: 11DQ06 (IH001530)
D8: 31DF1 (IX802480)
D9: 1S1555 (IF000460)
- 6. Zener Diode
D5: RD12E B3 (IF006500)
- 7. Fuse Resistor
R2: 6.8 Ω 5W (HX804100)
- 8. Metal Oxide film Resistor
R10,11: 150 Ω 2W (HL325150)
R13: 0.82 Ω 1W (HX804120)
R24: 100K Ω 2W (HL328100)
R4: 100K Ω 1W (HL318100)
R6,7: 33K Ω 2W (HL327330)
R8: 82 Ω 0.5W (HX804130)

- 9. Trimmer Potentiometer
VR1: RVF08P 1K Ω B (HX804140)
- 10. Electrolytic Cap
C23,24: 1000 μ F 10V (FX550550)
- 11. Coil
L1: NFR5E203A (GX801470)
L3: NFR6UA103 (GX801490)
- 12. Choke Coil
L4,5: FL9H470-40 (GX801500)
L6: FL11Z180K-60 (GX801510)
- 13. Power Switch
SW1: ESB8213V (KX801240)
- 14. Fuse
F1: 2.0A 250V ST4 (LX800870)
- 15. Power Transformer
T1: TMA019 (GX801520)

Components side (部品側)

• PS Circuit Board (North European Model)



Notes)

- * Circuit Board PS (VG032400)
- 1. IC
IC1: μ PC1093J (IX801910) Regulator
- 2. Photo Coupler
PC1,2: PC511 (IX800710)
- 3. Transistor
Q2: 2SC2655 (IX552940)
- 4. FET
Q1: 2SK513 (IX803790)
- 5. Diode
D1,9: S1WB60 (IX553900)
D2: 10DF6-FC (IX803800)
D4: 1SS84 (IF001380)
D6,7: 11DQ06 (IH001530)
D8: 31DF1 (IX802480)
- 6. Zener Diode
D5: RD12E B3 (IF006500)
- 7. Metal Oxide Resistor
R10,11: 330 Ω 2W (HL325330)
R13: 2.2 Ω 1W (HL313220)
R2,3: 6.8 Ω 3W (HX804110)
R24-26: 100K Ω 2W (HL328100)
R4,5: 100K Ω 1W (HL318100)
R6,7: 68K Ω 2W (HL327680)
R8: 82 Ω 0.5W (HX804130)

- 8. Trimmer Potentiometer
VR1: RVF08P 1K Ω B (HX804140)
- 9. Electrolytic Cap
C23,24: 1000 μ F 10V (FX550550)
- 10. Coil
L1: LUMR3403 (GX801480)
L3: NFR6UA103 (GX801490)
- 11. Choke Coil
L4,5: FL9H470-40 (GX801500)
L6: FL11Z180K-60 (GX801510)
- 12. Power Switch
SW1: ESB8213V (KX801240)
- 13. Fuse
F1: 1.25A 250V (LX800880)
- 14. Power Transformer
T1: TMA018 (GX801530)

Components side (部品側)

SPX1000

Professional Multi-Effect Processor

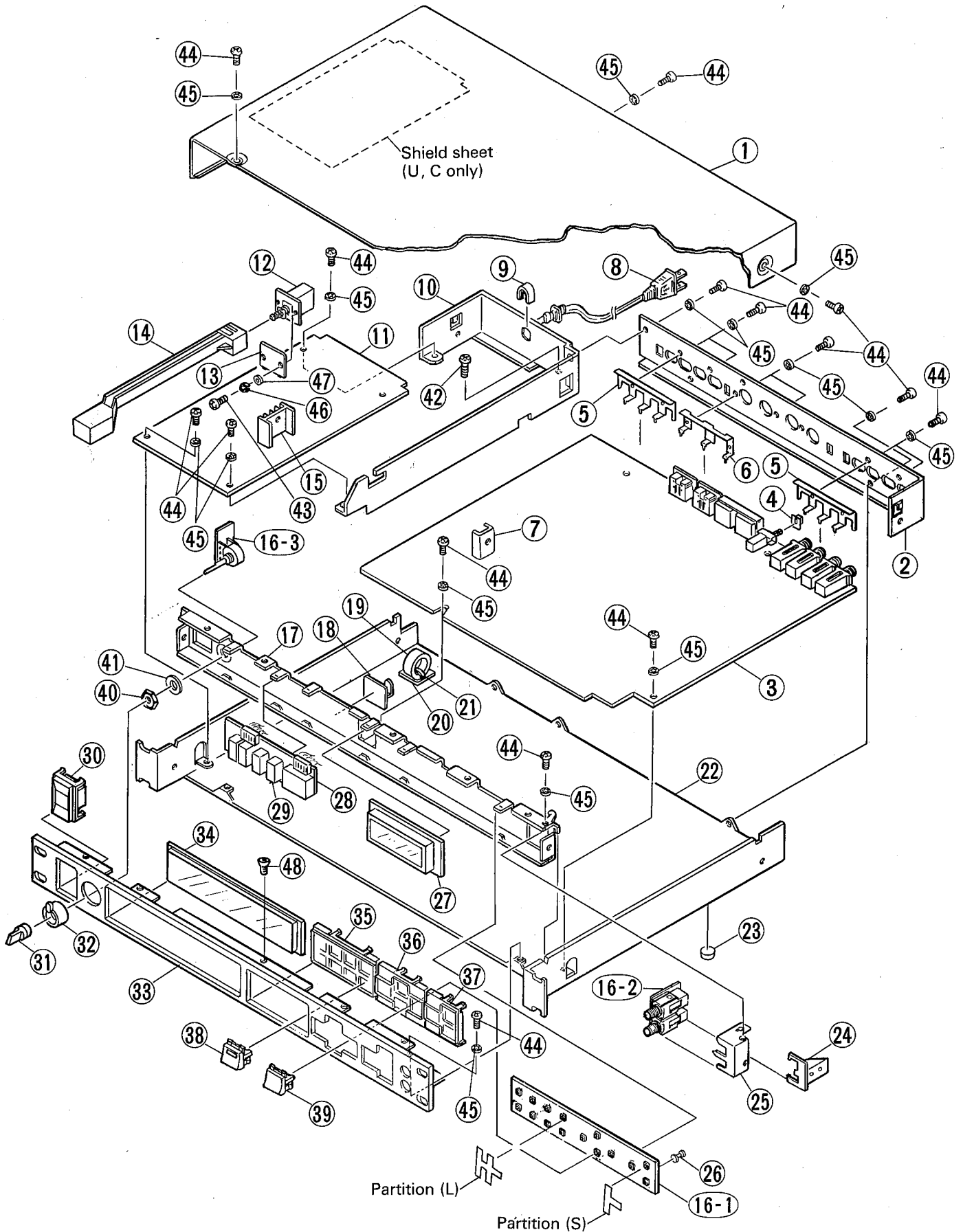
SPX1000

PARTS LIST

Note) DESTINATION ABBREVIATIONS

J : Japanese model	A : Australian model
U : U.S. model	E : European model
C : Canadian model	D : West German model
X : General model	B : British model
M : South African model	I : Indonesian model
H : North European model	

OVERALL ASSEMBLY (総組立)



SPX1000

Ref. No.	Part No.	Description	部品名	Remarks	ランク	
1	VF890700	Top Cover	トップカバー		09	
2	VF891000	Rear Panel	リアパネル			
3	VF071200	Circuit Board	AD シート			
4	VD439700	Push Button	AD シュボタン		01	
5	VF891900	Angle Bracket, JACK	JACK アンクル		02	
6	VF892000	DIN Socket Holder	DIN ソケットホルダ		01	
7	BA011870	Heat Sink	放熱器		03	
8	VD279200	AC Cord	電源コード	J	04	
8	VD654200	AC Cord	電源コード	U.C	05	
8	VD279800	AC Cord	電源コード	H	08	
9	VD705000	Cord Strain Relief	SR-5KN-4	コードストッパー	U.C	02
9	CB032840	Cord Strain Relief	SR-5N-4	コードストッパー	H	01
10	VF891200	Panel, Power Supply	電源パネル	J	07	
10	VF892500	Panel, Power Supply	電源パネル	U.C	07	
10	VF892600	Panel, Power Supply	電源パネル	H	07	
11	VG032100	Circuit Board	PS シート	J	18	
11	VG032200	Circuit Board	PS シート	U	18	
11	VG032300	Circuit Board	PS シート	C	18	
11	VG032400	Circuit Board	PS シート	H	20	
12	KX801240	Power Switch	ESB8213V	パワースイッチ		
13	AX804140	Angle Bracket, POWER	YG-4030-009	パワースイッチホルダ		
14	VF888700	Push Rod		プッシュロッド		
15	AX804130	Heat Sink	SDA-25-BS-ANO	放熱器	02	
16	VG068100	Circuit Board	FP	FP シート	11	
16-1		Circuit Board	FP1/3	FP 1/3 シート		
16-2		Circuit Board	FP2/3	FP 2/3 シート		
16-3		Circuit Board	FP3/3	FP 3/3 シート		
17	VF891300	Sub Panel		サブパネル	05	
18	CB095100	Cord Keep	K-103G	ケーブルブリンク	01	
19	GE300770	Ferrite Ring	FR25/15/12-2000	フェライトリング	06	
20	CB835590	Ring Keep	TMS-20	バンド固定具	01	
21	CB069250	Cord Clamper	BK-1	束線止めカバ	01	
22	VF890800	Bottom Cover		ボトムカバー		
23	CB037120	Foot		ベース座金	01	
24	VG592400	Angle Bracket, JK		JK 押え金具	01	
25	VF890500	JK Angle		JK 金具	02	
26	VG631000	Card Spacer	KGPS-4S	カードスパー		
27	VF874500	LCD Assembly	16X2	LCD ASS'Y		
28	VF071500	Circuit Board	MT	LED シート		
29	VD119700	LED Spacer		LED スパー	02	
30	VF888800	Switch Escutcheon		スイッチエスカッション	POWER	
31	VF888400	Knob		内ツマミ	INPUT L	
32	VF888500	Knob		外ツマミ	INPUT R	
33	VF891400	Front Panel		フロントパネル	11	
34	VF888300	Cover, Meter		メーターカバー		
35	VF890200	Escutcheon		エスカッション	<8>	
36	VF890100	Escutcheon		エスカッション	<4>	
37	VF890000	Escutcheon		エスカッション	<3>	
38	VF888800	Push Button		プッシュボタン	EQ	
38	VF895500	Push Button		プッシュボタン	PARAM	
38	VF896000	Push Button		プッシュボタン	INT PARAM	
38	VF895700	Push Button		プッシュボタン	LEVEL	
38	VG091400	Push Button		プッシュボタン	EXT CTRL ASSIGN	
38	VF896200	Push Button		プッシュボタン	UTILITY	
38	VF896300	Push Button		プッシュボタン	BYPASS	
39	VF895400	Push Button		プッシュボタン	↑	
39	VF895300	Push Button		プッシュボタン	↓	
39	VF895600	Push Button		プッシュボタン	SCROLL BACK	
39	VF895800	Push Button		プッシュボタン	STORE	
39	VF895900	Push Button		プッシュボタン	RECALL	
39	VF896100	Push Button		プッシュボタン	TRIGGER	
40	LX200060	Hexagonal Nut	φ 9.0 FNM33G	特殊六角ナット	01	
41	EV201902	Flat Washer	φ 9.0 FCM33G	平六角ナット	01	
42	ED340066	Bind Head Screw	4.0X6 FCM3BL	パイナンド小ネジ	U.C.H	
43	ED030066	Bind Head Screw	3.0X6 ZMC2Y	パイナンド小ネジ	01	
44	ED330066	Bind Head Screw	3.0X8 ZMC2BL	パイナンド小ネジ	01	
45	EV413036	Toothed Lock Washer	A 3.0 ZMC2BL	歯付座金	01	
46	EV300036	Spring Lock Washer	φ 3.0 ZMC2Y	バネ座金	01	
47	EV200036	Flat Washer	φ 3.0 ZMC2Y	平座金	01	
48	EB330066	Flat head screw	3.0X6 FCM3-BL	皿小ネジ	01	

SPX1000

ELECTRICAL PARTS (電気部品)

Ref. No.	Part No.	Description	部品名	Remarks	ランク
	VF071200	Circuit Board	AD	A D シート	
	VF071500	Circuit Board	MT	M T シート	
	VG068100	Circuit Board	FP	F P シート	11
	VG032100	Circuit Board	PS	P S シート	J 18
	VG032200	Circuit Board	PS	P S シート	U 18
	VG032300	Circuit Board	PS	P S シート	C 18
	VG032400	Circuit Board	PS	P S シート	H 20
	VF071200	Circuit Board	AD	A D シート	
	IG001390	IC	NJM4558DV	I C	OP AMP. 03
	XA013001	IC	M5238P	I C	OP AMP. 04
	XA772001	IC	NJM4556DE	I C	OP AMP. 03
	IG065510	IC	NJM78L05A	I C	5V Regulator 03
	IG130500	IC	NJM79L05	I C	-5V 0.1A 03
	IG147400	IC	NJM 7815A	I C	15V 1A 04
	IG147500	IC	NJM 7915A	I C	-15V 1A 04
	XE393A00	IC	NJM79L12A	I C	-12V 0.1A 02
	IG116200	IC	PST518B-2	I C	SYSTEM RESET 04
	XC555001	IC	NJU211D	I C	ANALOG SW 07
	XC561001	IC	LP20C9B6	I C	ACTIVE LPF 08
	IG001270	IC	TC4066BP	I C	ANALOG SW 05
	IG055100	IC	TC4053BP	I C	MPX 05
	IG057900	IC	MC4044	I C	F. DETECT 08
	IG136400	IC	SN74LS624N	I C	VCO 07
	IG142200	IC	TC74HCU04	I C	INV 03
	IR000000	IC	TC74HC00P	I C	NAND 03
	IR000400	IC	TC74HC04P	I C	INV 03
	IR000800	IC	TC74HC08P	I C	AND 03
	IR001400	IC	TC74HC14P	I C	INV 05
	IR007400	IC	TC74HC74P	I C	D. FF 04
	IR012300	IC	TC74HC123P	I C	MONO-FF 04
	IR013900	IC	TC74HC139P	I C	DEC 05
	IR015300	IC	TC74HC153P	I C	MPX 04
	IR015700	IC	TC74HC157P	I C	DATA-SE 03
	IR016300	IC	TC74HC163P	I C	CNT 05
	IR016600	IC	TC74HC166P	I C	SREG 05
	IR017400	IC	TC74HC174P	I C	D. FF 05
	IR017500	IC	TC74HC175P	I C	D. FF 04
	IR027300	IC	TC74HC273P	I C	D. FF 06
	IR037300	IC	TC74HC373P	I C	D-LATCH 05
	IR037400	IC	TC74HC374P	I C	D. FF 06
	IR039300	IC	TC74HC393P	I C	CNT 04
	XC570001	IC	AM26LS31PC	I C	LINE DRIVER 05
	XC571001	IC	AM26LS32PC	I C	LINE RECEIVER 05
	IG105200	IC	HD63B03P	I C	CPU 8bit 16
	IG147300	IC	HD63B50P	I C	CPU ACIA 09
	XB258001	IC	HD63B21P	I C	CPU PIA 08
	XC444001	IC	μ PD43256CL-15	I C	SRAM 17
	XE071A00	IC	MB81C4256-10PSZ	I C	RAM 1Mbit 17
	XF029A00	IC	EPL16P8BP 29A	I C	PAL 07
	XF030A00	IC	EPL16P8BP 30A	I C	PAL 07
	XF173A00	IC	TBP28L22N	I C	BPROM 256K 07
	XF174A00	IC		I C	EPROM 1Mbit 22
	IT380700	IC	YM3807	I C	MOD 15
	XB637001	IC	PCM56P	I C	D/A Converter 09
	XC521001	IC	ADC0844CCN	I C	A/D Converter 09
	XE394A00	IC	PCM78AP	I C	A/D Converter 16
	XE788A00	IC	YM6104	I C	DEQ2 11
	XE798A00	IC	YM3934	I C	PWM2 12
	XE862001	IC	YM3422	I C	ES1 07
	XF164A00	IC	YM6007	I C	DSP2 18
	IK000470	Photo Coupler	TLP552		06
	IA101520	Transistor	2SA 1015 Y	フォトン カプ ラ	03
	IC181520	Transistor	2SC 1815 Y	トランジスタ	03
	VF072800	Digital Transistor	DTB143EF	デジタルトランジスタ	01
	VG387100	Digital Transistor	DTD143EF	デジタルトランジスタ	01
	IG138700	Transistor Array	TD62506P	トランジスタアレイ	03
	VF074800	Transistor Array	BA6212	トランジスタアレイ	05
	VB481900	Diode	11ES4	ダイオード	01
	IF003450	Diode	ISS133	ダイオード	01
	IF002140	Zener Diode	RD5.6EB2 5.6V	ツェナーダイオード	01
	IF007640	Diode Array	DAN401 25M A4	ダイオードアレイ	03
	IF004060	Diode Array	DAP4	ダイオードアレイ	03
	HL313680	Metal Oxide Film Resistor	6.8Ω 1W J	酸化金属被膜抵抗	01
	HL315150	Metal Oxide Film Resistor	150.Ω 1W J	酸化金属被膜抵抗	01
	HZ004730	Resistor Array	RNLS8-103J	抵抗アレイ	02
	HI209990	CarbonComposition Resistor	10.0M	ソリッドテイクウ	01
	VA024900	Trimmer Potentiometer	B 20.0K EVN	半固定ポリウム	01
	VB135200	Trimmer Potentiometer	B 3.0K 3P EVN	半固定ポリウム	R-CLIP, L-CLIP 01 R-GAIN, L-GAIN 01

* New Parts (新規部品)

ランク: Japan only

Ref. No.	Part No.	Description	部品名	Remarks	ランク
	VB135500	Trimmer Potentiometer	B 30.0K3P EVN	OFFSET	01
	VE463700	Trimmer Potentiometer	B 200.0K 3P EVN	MSB	01
	FZ004110	Semiconductive Cera.Cap.	0.1μF 16V Z		01
	VB835000	Coil	FL5R200QNT 20μ		01
	VA928400	Noise Filter DIP	D-08C2		05
	FZ005920	EMI Filter	LS MT Y223NB		02
	QU008500	Ceramic Resonator	8.00M CSA8.00MT		03
	VD119200	Ceramic Resonator	11.2896M		02
	VA025500	Push Switch	SUJ		02
	LB202800	Phone Jack	HLJ0520		02
	LB605820	DIN Jack	8P TCS4680	D I N コネクター	03
	VF342200	DIN Jack	5P SK0266 2	D I N コネクター	03
	KC001900	Relay	DC RY12W	リレー	07
*	VF071500	Circuit Board	MT	M T シート	
	VA039100	LED Display	SX-25J	L E D ディスプレイ	06
	VD118900	LED Display	LN526RK	L E D ディスプレイ	05
	VG150000	LED Display	SX-25U Orange	L E D ディスプレイ	05
	VG150100	LED Display	SX-25T Green	L E D ディスプレイ	05
*	VG068100	Circuit Board	FP	F P シート	
	IF003450	Diode	1SS133	ダイオード	01
	VG149600	LED	GL1HD212	L E D	01
	VD979800	Variable Resistor	A10KX2 RK161222	ロータリーポリウム	05
	VB971100	Coil	FL5R200QN 20μ	コイル	01
	KA907030	Push Switch	KHH10908	プッシュスイッチ	01
	LB202300	Phone Jack	HLJ0520	ホンコネクター	02
*	VG032100	Circuit Board	PS	P S シート	J
	VG032200	Circuit Board	PS	P S シート	18
	VG032300	Circuit Board	PS	P S シート	18
	VG032400	Circuit Board	PS	P S シート	18
	IX801910	IC	μ PC1093J	I C	20
	IX551630	Photo Coupler	PC817	フォトカブラ	03
	IX800710	Photo Coupler	PC511	フォトカブラ	07
	IX552940	Transistor	2SC2655	トランジスタ	01
	IX803780	FET	2SK1153	F E T	J, U, C
	IX803790	FET	2SK513	F E T	H
	IX802160	Diode	S1WB40	ダイオード	J, U, C
	IX553900	Diode	S1WB60	ダイオード	H
	IF000460	Diode	1S1555	ダイオード	J, U, C
	IF001380	Diode	1SS84	ダイオード	01
	IX803800	Diode	10DR6-FC	ダイオード	
	IX802480	Diode	31DF1	ダイオード	03
	IH001530	Diode	11DQ06	ダイオード	08
*	IF006500	Zener Diode	RD12E B3	ダイオード	01
	HX804100	Fuse Resistor	0.8Ω 5W	抵抗	C
	HX804110	Metal Oxide Film Resistor	0.8Ω 3W	酸化金属膜抵抗	J, U, H
	HL327330	Metal Oxide Film Resistor	33KΩ 2W	酸化金属膜抵抗	J, U, C
	HL327680	Metal Oxide Film Resistor	68KΩ 2W	酸化金属膜抵抗	01
	HL325150	Metal Oxide Film Resistor	150Ω 2W	酸化金属膜抵抗	J, U, C
	HL325330	Metal Oxide Film Resistor	330Ω 2W	酸化金属膜抵抗	01
	HL328100	Metal Oxide Film Resistor	100KΩ 2W	酸化金属膜抵抗	H
	HX804120	Metal Oxide Film Resistor	0.82Ω 1W	酸化金属膜抵抗	J, U, C
	HL313220	Metal Oxide Film Resistor	2.2Ω 1W	酸化金属膜抵抗	01
	HL318100	Metal Oxide Film Resistor	100KΩ 1W	酸化金属膜抵抗	01
	HX804130	Metal Oxide Film Resistor	82Ω 0.5W	酸化金属膜抵抗	
	HX804140	Trimmer Potentiometer	RVF08P 1KΩ B	半固定ポリウム	
	FX550550	Electrolytic Cap.	1000μF 10V	ケミコン	02
	GX801470	Coil	NFR5E203A	コイル	J, U, C
	GX801480	Coil	LUMR3403	コイル	H
	GX801490	Coil	NFR6UA103	コイル	
	GX801500	Choke Coil	FL9H470-40	チョークコイル	
	GX801510	Choke Coil	FL11Z180K-60	チョークコイル	
	KX801240	Power Switch	ESB8213V	パワースイッチ	
	LX800880	Fuse	1.25A 250V	ヒューズ	02
	LX800830	Fuse	1.5A 250V	ヒューズ	J
	LX800870	Fuse	2.0A 250V ST4	ヒューズ	05
	GX801520	Power Transformer	TMA019	電源トランス	U, C
	GX801530	Power Transformer	TMA018	電源トランス	J, U, C
	LB201530	Fuse Holder	DC-FH1	ヒューズホルダ	H
*	VF874500	LCD Assembly	16X2	L C D A S S ' Y	
	VF881200	LCD Display	LM16X22A	液晶ディスプレイ	16
	VD279200	AC Cord	2P 7A 2.5M	電源コード	04
	VD654200	AC Cord	3P 10A 2.44M	電源コード	J, U, C
	VD279800	AC Cord	3P 6A 2.5M	電源コード	H

* New Parts (新規部品)

ランク: Japan only

SPX1000

